

19.12.03

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 7 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 8 1 2 2 6
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 8 1 2 2 6]

出 願 人 ソニー株式会社
Applicant(s):

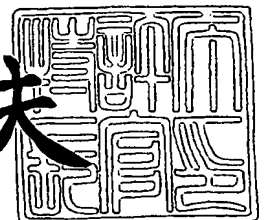
PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

RECEIVED
12 FEB 2004
WIPO PCT

2 0 0 4 年 1 月 3 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0290806601

【提出日】 平成14年12月27日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 7/00

【発明者】

【住所又は居所】 東京都品川区東三反田 2 丁目 2 0 番 4 号 ソニー・ヒューマンキャピタル株式会社内

【氏名】 安村 昌之

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100086841

【弁理士】

【氏名又は名称】 脇 篤夫

【代理人】

【識別番号】 100114122

【弁理士】

【氏名又は名称】 鈴木 伸夫

【手数料の表示】

【予納台帳番号】 014650

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710074

【包括委任状番号】 0007553

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 スイッチング電源回路

【特許請求の範囲】

【請求項 1】 商用交流電源を入力して整流平滑電圧を生成するものとされ、入力される商用交流電源のレベルに応じて、商用交流電源レベルの等倍に対応するレベルの上記整流平滑電圧を生成する等倍電圧整流動作と、商用交流電源レベルの 2 倍に対応するレベルの上記整流平滑電圧を生成する倍電圧整流動作とで切り換えが行われる整流平滑手段と、

上記整流平滑電圧を直流入力電圧として入力して動作するスイッチングコンバータ部を複数備え、

上記複数のスイッチングコンバータ部の各々は、

上記直流入力電圧を入力してスイッチング動作を行うものとされ、ハイサイドのスイッチング素子と、ローサイドのスイッチング素子とをハーフブリッジ結合して形成されるスイッチング手段と、

上記各スイッチング素子をスイッチング駆動するスイッチング駆動手段と、

少なくとも、上記スイッチング手段のスイッチング動作により得られるスイッチング出力が供給される一次巻線と、該一次巻線に得られたスイッチング出力としての交番電圧が励起される二次巻線とを巻装して形成される絶縁コンバータトランスと、

少なくとも、上記絶縁コンバータトランスの一次巻線の漏洩インダクタンス成分と、上記一次巻線に直列接続された一次側直列共振コンデンサのキャパシタンスとによって形成され、上記スイッチング手段の動作を電流共振形とする一次側直列共振回路と、

上記各ハーフブリッジ回路を形成する 2 つのスイッチング素子のうち、一方のスイッチング素子に対して並列接続された部分電圧共振コンデンサのキャパシタンスと、上記絶縁コンバータトランスの一次巻線の漏洩インダクタンス成分によって形成され、上記各スイッチング素子がターンオン及びターンオフするタイミングに応じてのみ電圧共振動作が得られる一次側部分電圧共振回路と、

上記絶縁コンバータトランスの二次巻線に得られる交番電圧を入力して、整流動作を行うことで1以上の二次側直流出力電圧を生成するように構成された直流出力電圧生成手段と、

上記1以上の二次側直流出力電圧のうち、所要の1つの二次側直流出力電圧のレベルに応じて上記スイッチング駆動手段を制御して、上記スイッチング手段のスイッチング周波数を可変することで、上記所要の1つの二次側直流出力電圧に対する定電圧制御を行うように構成された周波数制御型定電圧制御手段と、

上記直流出力電圧生成手段により複数の二次側直流出力電圧が生成される場合において、上記周波数制御型定電圧制御手段により定電圧制御される以外の、定電圧化を必要とする所要の二次側直流出力電圧ごとに対応して設けられるもので、制御巻線と被制御巻線が巻装された可飽和リアクトルとしての制御トランスの上記被制御巻線を、二次側直流出力電圧を生成するための二次側整流電流経路に挿入し、入力された二次側直流出力電圧レベルに応じて、制御巻線に流すべき制御電流レベルを可変して上記被制御巻線のインダクタンスを可変することで、この二次側直流出力電圧に対する定電圧制御を行うように構成されたインダクタンス制御型定電圧制御手段と、

力率を改善する力率改善回路とを備え、

上記力率改善回路は、上記一次側直列共振回路に対して直列に挿入される力率改善用一次巻線と、上記整流平滑手段として形成される整流電流経路に挿入される力率改善用二次巻線とを巻装し、これら力率改善用一次巻線と力率改善用二次巻線とが疎結合となるようにして構成される力率改善用トランスと、

上記整流電流経路の所要部位に挿入され、上記力率改善用一次巻線によって力率改善用二次巻線に励起された交番電圧に基づいてスイッチング動作を行うことで整流電流を断続する整流ダイオード素子と、を備えて形成される、

ことを特徴とするスイッチング電源回路。

【請求項2】 上記スイッチング電源回路の外部から供給される、スイッチングコンバータ部を起動させるための起動制御信号の入力に応じて、所要の二次側直流出力電圧を生成するための二次側整流電流経路をオン／オフするようにして形成されるスイッチ回路、

を備えることを特徴とする請求項 1 に記載のスイッチング電源回路。

【請求項 3】 所要の二次側直流出力電圧を生成するための二次側整流電流経路をオン／オフするものとされ、

入力される起動制御信号として、上記所要の二次側直流出力電圧以外の二次側直流出力電圧のうちの所定の二次側直流出力電圧が所定以上のレベルにより入力されるのに応じて、上記二次側整流電流経路をオフからオン切り換えるように動作するスイッチ回路、

を備えることを特徴とする請求項 1 に記載のスイッチング電源回路。

【請求項 4】 上記直流出力電圧生成手段により生成される複数の二次側直流出力電圧のうち、所要の 1 つの二次側直流出力電圧が入力され、この入力された二次側直流出力電圧が立ち上がったとされる時点から、時定数回路によって得られる時間差を有して、他の所要の 1 つの二次側直流出力電圧を生成するための二次側整流電流経路がオフ状態からオン状態となるようにして形成されるスイッチ回路、

を備えることを特徴とする請求項 1 に記載のスイッチング電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、力率改善のための回路を備えたスイッチング電源回路に関するものである。

【0002】

【従来の技術】

近年、高周波の比較的大きな電流及び電圧に耐えることができるスイッチング素子の開発によって、商用電源を整流して所望の直流電圧を得る電源回路としては、大部分がスイッチング方式の電源回路になっている。

スイッチング電源回路はスイッチング周波数を高くすることによりトランスその他のデバイスを小型にすると共に、大電力の DC-DC コンバータとして各種の電子機器の電源として使用される。

【0003】

ところで、一般に商用電源を整流すると平滑回路に流れる電流は歪み波形になるため、電源の利用効率を示す力率が損なわれるという問題が生じる。

また、歪み電流波形となることによって発生する高調波を抑圧するための対策が必要とされている。

【0004】

そこで、スイッチング電源回路において力率を改善する力率改善手段として、整流回路系においてPWM制御方式の昇圧型コンバータを設けて力率を1に近づける、いわゆるアクティブフィルタを設ける方法が知られている（例えば特許文献1参照）。

【0005】

図7の回路図は、このようなアクティブフィルタの基本構成を示している。

この図においては、商用交流電源ACにブリッジ整流回路Diを接続している。このブリッジ整流回路Diの正極／負極ラインに対しては並列に出力コンデンサCoutが接続される。ブリッジ整流回路Diの整流出力が出力コンデンサCoutに供給されることで、出力コンデンサCoutの両端電圧として、直流電圧Voutが得られる。この直流電圧Voutは、例えば後段のDC-DCコンバータなどの負荷10に入力電圧として供給される。

【0006】

また、力率改善のための構成としては、図示するようにして、インダクタL、高速リカバリ型のダイオードD、抵抗Ri、スイッチング素子Q、及び乗算器11を備える。

インダクタL、ダイオードDは、ブリッジ整流回路Diの正極出力端子と、出力コンデンサCoutの正極端子との間に、直列に接続されて挿入される。

抵抗Riは、ブリッジ整流回路Diの負極出力端子（一次側アース）と出力コンデンサCoutの負極端子との間に挿入される。

また、スイッチング素子Q1は、この場合には、MOS-FETが選定されており、図示するようにして、インダクタLとダイオードDの接続点と、一次側アース間に挿入される。

【0007】

乗算器 11 に対しては、フィードフォワード回路として、電流検出ライン LI 及び波形入力ライン Lw が接続され、フィードバック回路として電圧検出ライン LV が接続される。

乗算器 11 は、電流検出ライン LI から入力される、ブリッジ整流回路 Di の負極出力端子に流れる整流電流レベルを検出する。

また、波形入力ライン Lw から入力される、ブリッジ整流回路 Di の正極出力端子の整流電圧波形を検出する。これは、即ち、商用交流電源 AC（交流入力電圧）の波形を絶対値化して検出していることに相当する。

また、電圧検出ライン LV から入力される、出力コンデンサ Cout の直流電圧 Vout の変動差分を検出する。つまり、負荷 10 に入力すべき直流入力電圧の変動差分を検出する。

そして、乗算器 11 からは、スイッチング素子 Q を駆動するためのドライブ信号が出力される。

【0008】

電流検出ライン LI から乗算器 11 に対しては、ブリッジ整流回路 Di の負極出力端子に流れる整流電流が入力される。乗算器 11 では、この電流検出ライン LI から入力された整流電流レベルを検出する。また、電圧検出ライン LV から入力される、出力コンデンサ Cout の直流電圧 Vout（直流入力電圧）の変動差分を検出する。また、波形入力ライン Lw から入力される、ブリッジ整流回路 Di の正極出力端子の整流電圧波形を検出する。これは、即ち、商用交流電源 AC（交流入力電圧）の波形を絶対値化して検出していることに相当する。

【0009】

乗算器 11 では、先ず、上記のようにして電流検出ライン LI から検出した整流電流レベルと、上記電圧検出ライン LV から検出した直流入力電圧の変動差分と乗算する。そして、この乗算結果と、波形入力ライン Lw から検出した交流入力電圧の波形とによって、交流入力電圧 VAC と同一波形の電流指令値を生成する。

【0010】

さらに、この場合の乗算器 11 では、上記電流指令値と実際の交流入力電流レ

ベル（電流検出ラインL1からの入力に基づいて検出される）を比較し、この差に応じてPWM信号についてPWM制御を行い、PWM信号に基づいたドライブ信号を生成する。スイッチング素子Qは、このドライブ信号によってスイッチング駆動される。この結果、交流入力電流は交流入力電圧と同一波形となるように制御されて、力率がほぼ1に近付くようにして力率改善が図られることになる。また、この場合には、乗算器11によって生成される電流指令値は、直流入力電圧（ V_{out} ）の変動差分に応じて振幅が変化するように制御されるため、直流入力電圧（ V_{out} ）の変動も抑制されることになる。

【0011】

図8（a）は、上記図7に示したアクティブフィルタ回路に入力される入力電圧 V_{in} 及び入力電流 I_{in} を示している。電圧 V_{in} は、ブリッジ整流回路D iの整流出力としての電圧波形に対応し、電流 I_{in} は、ブリッジ整流回路D iの整流出力としての電流波形に対応する。ここで、電流 I_{in} の波形は、ブリッジ整流回路D iの整流出力電圧（電圧 V_{in} ）と同じ導通角となっているが、これは、商用交流電源ACからブリッジ整流回路D iに流れる交流入力電流の波形も、この電流 I_{in} と同じ導通角となっていることを示す。つまり、ほぼ1に近い力率が得られている。

【0012】

また、図8（b）は、出力コンデンサ C_{out} に入出力するエネルギー（電力） P_{chg} の変化を示す。出力コンデンサ C_{out} は、入力電圧 V_{in} が高いときにエネルギーを蓄え、入力電圧 V_{in} が低いときにエネルギーを放出して、出力電力の流れを維持する。

図8（c）は、上記出力コンデンサ C_{out} に対する充放電電流 I_{chg} の波形を示している。この充放電電流 I_{chg} は、上記図8（b）の入出力エネルギー P_{chg} の波形と同位相となっていることから分かるように、出力コンデンサ C_{out} におけるエネルギー P_{chg} の蓄積／放出動作に対応して流れる電流である。

【0013】

上記充放電電流 I_{chg} は、入力電流 V_{in} とは異なり、交流ライン電圧（商用交流電源AC）の第2高調波とほぼ同一の波形となる。交流ライン電圧には、出力

コンデンサ C_{out} との間のエネルギーの流れによって、図 8 (d) に示すようにして、第 2 高調波成分にリップル電圧 V_d が生じる。このリップル電圧 V_d は、無効なエネルギー保存のために、図 8 (c) に示す充放電電流 I_{chg} に対して、 90° の位相差を有する。出力コンデンサ C_{out} の定格は、第 2 高調波のリップル電流と、その電流を変調するブースト・コンバータ・スイッチからの高周波リップル電流を処理することを考慮して決定するようにされる。

【0014】

また、図 9 には、図 7 の回路構成を基として、基本的なコントロール回路系を備えたアクティブフィルタの構成例を示している。なお、図 7 と同一とされる部分については同一符号を付して説明を省略する。

ブリッジ整流回路 D_i の正極出力端子と、出力コンデンサ C_{out} の正極端子間には、スイッチングプリレギュレータ 15 が備えられる。このスイッチングプリレギュレータ 15 は、図 7 においては、スイッチング素子 Q 、インダクタ L 、及びダイオード D などにより形成される部位となる。

【0015】

そして、乗算器 11 を含むコントロール回路系は、他に、電圧誤差増幅器 12、除算器 13、二乗器 14 を備えて成る。

電圧誤差増幅器 12 では、出力コンデンサ C_{out} の直流電圧 V_{out} を、分圧抵抗 $R_{vo}-R_{vd}$ により分圧してオペアンプ 15 の非反転入力に入力する。オペアンプ 15 の反転入力には基準電圧 V_{ref} が入力される。オペアンプ 15 では、基準電圧 V_{ref} に対する分圧された直流電圧 V_{out} の誤差に応じたレベルの電圧を、帰還抵抗 R_{vl} 、コンデンサ C_{vl} によって決定される増幅率により増幅して、誤差出力電圧 V_{vea} として除算器 13 に出力する。

【0016】

また、二乗器 14 には、いわゆるフィードフォワード電圧 V_{ff} が入力される。このフィードフォワード電圧 V_{ff} は、入力電圧 V_{in} を平均化回路 16 (R_{f11} , R_{f12} , R_{f13} , C_{f11} , C_{f12}) により平均化した出力 (平均入力電圧) とされる。二乗器 14 では、このフィードフォワード電圧 V_{ff} を二乗して除算器 13 に出力する。

【0017】

除算器 13 では、電圧誤差増幅器 12 からの誤差出力電圧 V_{vea} について、二乗器 14 から出力された平均入力電圧の二乗値により除算を行いい、この除算結果としての信号を乗算器 11 に出力する。

つまり、電圧ループは、二乗器 14、除算器 13、乗算器 11 の系から成るものとされる。そして、電圧誤差増幅器 12 から出力される誤差出力電圧 V_{vea} は、乗算器 11 で整流入力信号 I_{vac} により乗算される前の段階で、平均入力電圧 (V_{ff}) の二乗により除算されることになる。この回路によって、電圧ループの利得は、平均入力電圧 (V_{ff}) の二乗として変化することなく、一定に維持される。平均入力電圧 (V_{ff}) は、電圧ループ内において順方向に送られる開ループ補正の機能を有する。

【0018】

乗算器 11 には、上記除算器 11 により誤差出力電圧 V_{vea} を除算した出力と、抵抗 R_{vac} を介したブリッジ整流回路 D_i の正極出力端子（整流出力ライン）の整流出力 (I_{ac}) が入力される。ここでは、整流出力を電圧によるのではなく、電流 (I_{ac}) として示している。乗算器 11 では、これらの入力を乗算することによって、電流プログラミング信号（乗算器出力信号） I_{mo} を生成して出力する。これは、図 7 にて説明した電流指令値に相当する。出力電圧 V_{out} は、この電流プログラミング信号の平均振幅を可変することで制御される。つまり、電流プログラミング信号の平均振幅の変化に応じた PWM 信号が生成され、この PWM 信号に基づいたドライブ信号によってスイッチング駆動が行われることによって、出力電圧 V_{out} のレベルをコントロールするものである。

したがって、電流プログラミング信号は、入力電圧と出力電圧を制御する平均振幅の波形を有する。なお、アクティブフィルタは、出力電圧 V_{out} のみではなく、入力電流 V_{in} も制御するようになっている。そして、フィードフォワード回路における電流ループは、整流ライン電圧によってプログラムされるということがいえるので、後段のコンバータ（負荷 10）への入力は抵抗性になる。

【0019】

図 10 は、上記図 9 に示した構成に基づくアクティブフィルタの後段に対して

電流共振形コンバータを接続して成る電源回路の構成例を示している。この図に示す電源回路は、交流入力電圧 $V_{AC} = 85\text{ V} \sim 288\text{ V}$ に対応する。つまり、商用交流電源について AC100V系と AC200V系の両者の交流入力電圧に対応する、いわゆるワイドレンジ対応（ワールドワイド仕様）とされている。また、対応可能な負荷電力としては 600W 以上とされている。また、電流共振形コンバータとしては、他励式のハーフブリッジ結合方式による構成を採る。

また、この図 13 に示す電源回路は、例えばプラズマディスプレイパネルを備えたテレビジョン受像機、モニタ装置などに搭載される。

【0020】

この場合の商用交流電源 AC ラインには、図示する接続態様により、2 組のコモンモードチョークコイル CMC、CMC と、3 組のアクロスコンデンサ CL が接続されて、コモンモードノイズのためのラインノイズフィルタを形成する。

また、この場合には、電源を起動／停止するためのメインスイッチ SW を商用交流電源 AC ラインに直列に挿入して示している。

【0021】

商用交流電源 AC の正／負のラインに対しては、それぞれ、2 組のブリッジ整流回路 D_{i1} 、 D_{i2} の各正極入力端子と負極入力端子が共通に接続される。また、ブリッジ整流回路 D_{i1} 、 D_{i2} の正極出力端子どうしと、負極出力端子（アース接地）どうしが接続されるようになっている。つまり、この場合には、商用交流電源 AC に対して、2 段のブリッジ整流回路が備えられていることになる。

【0022】

また、上記ブリッジ整流回路 D_{i1} 、 D_{i2} の正極出力端子と負極出力端子（一次側アース）間には、1 組のチョークコイル LN と、3 組のフィルタコンデンサ（フィルムコンデンサ）CN、CN、CN を図示するようにして接続して成るノーマルモードノイズフィルタ 4 が接続される。

【0023】

上記ノーマルモードノイズフィルタ 4 の後段に対して、アクティブフィルタ回路 8 が備えられる。

このアクティブフィルタ回路 8 は、図 9 により説明した構成に基づいているも

のである。つまり、ブリッジ整流回路 $D i 1$, $D i 2$ から入力される整流出力についてスイッチングを行う、PWM 制御方式の昇圧型コンバータを備える。このような昇圧型コンバータは、例えばスイッチング素子と、このスイッチング素子を PWM 制御方式によって駆動するためのコントロール回路系を備えて形成される。

【0024】

また、この場合のようにして、例えば負荷電力 $P_o = 600\text{W}$ 以上の重負荷の条件に対応する場合には、スイッチング素子を複数設け、これらを並列接続することなどが行われる。重負荷時において、特に交流入力電圧 V_{AC} が 100V 以下となる条件では、スイッチング素子に流れる電流が非常に高くなる。そこで、このようにして複数のスイッチング素子を並列接続することで、各スイッチング素子に流れるスイッチング電流のピークレベルは抑えられることになる。これによりアクティブフィルタ回路 8 としての信頼性が高められることとなる、

【0025】

また、コントロール回路系は、乗算器、除算器、誤差電圧増幅器、PWM 制御回路、及びスイッチング素子をスイッチング駆動するためのドライブ信号を出力するドライブ回路等を備えて構成され、例えば 1 石の IC とされる。図 9 に示した乗算器 11、誤差電圧増幅器 12、除算器 13、及び二乗器 14 などに相当する回路部は、このコントロール回路系としての IC 内に搭載されていることになる。そして、このコントロール回路系としての IC に対して、図 7 及び図 9 にて説明したようにして、フィードバック回路系及びフィードフォワード回路系が接続され、これらの回路系からの帰還出力に基づいて、スイッチング素子を PWM 制御によって駆動する。

【0026】

そして、上記構成によるアクティブフィルタ回路 8 内のスイッチング素子のスイッチング駆動は、図 7 及び図 9 により説明したようにして、整流出力電流の導通角が、整流出力電圧波形とほぼ同等の導通角となるように、PWM 制御に基づくドライブ信号によって行われる。整流出力電流の導通角が整流出力電圧波形とほぼ同等の導通角となるということは、即ち、商用交流電源 AC から流入する交

流入力電流の導通角が、交流入力電圧 V_{AC} の波形とほぼ同じ導通角となることであり、結果的に、力率が 1 に近づくように制御されることになる。つまり、力率改善が図られる。実際においては、負荷電力 $P_o = 600\text{ W}$ 時において、力率 $P_F = 0.995$ 程度となる特性が得られる。

【0027】

また、この図 10 に示すアクティブフィルタコントロール回路 3 によつては、整流平滑電圧 E_i (図 9 では、 V_{out} に相当する) $= 375\text{ V}$ の平均値について、交流入力電圧 $V_{AC} = 85\text{ V} \sim 288\text{ V}$ の範囲で定電圧化するようにも動作する。つまり、後段の電流共振形コンバータには、交流入力電圧 $V_{AC} = 85\text{ V} \sim 264\text{ V}$ の変動範囲に関わらず、 375 V で安定化された直流入力電圧が供給されることとなる。

上記交流入力電圧 $V_{AC} = 85\text{ V} \sim 288\text{ V}$ の範囲は、商用交流電源 $AC\ 100\text{ V}$ 系と 200 V 系を連続的にカバーするものであり、従つて、後段のスイッチングコンバータには、商用交流電源 $AC\ 100\text{ V}$ 系と 200 V 系とで、同じレベルで安定化された直流入力電圧 (E_i) が供給されることとなる。つまり、図 13 に示す電源回路は、アクティブフィルタを備えることで、ワイドレンジ対応の電源回路としても構成されている。

【0028】

そして、この場合においては、アクティブフィルタ回路 8 の後段には、3 本で 1 組とされる平滑コンデンサ C_{iA} , C_{iB} , C_{iC} が並列に接続されている。

上記平滑コンデンサ [$C_{iA}/C_{iB}/C_{iC}$] の組は、図 7, 図 9 における出力コンデンサ C_{out} に相当する。従つて、この場合においては、この並列接続された平滑コンデンサ [$C_{iA}/C_{iB}/C_{iC}$] の組の両端電圧として整流平滑電圧 E_i が得られることになる。この整流平滑電圧 E_i が、後段の各コンバータ部 201、202、203 に対して直流入力電圧として供給される。そして、上記もしているように、この場合の平滑コンデンサ [$C_{iA}/C_{iB}/C_{iC}$] の両端電圧 (整流平滑電圧 E_i) としては、 375 V で安定化されるものとなる。

【0029】

そして、この図に示す電源回路においては、前述したような重負荷の条件に対

応するために、上記整流平滑電圧 E_i としての直流入力電圧を動作電源とする複数の複合共振形コンバータが備えられる。ここでの複合共振形コンバータとは、スイッチングコンバータの動作を共振形とするために備えられる共振回路に加えて、さらに一次側又は二次側に対して共振回路を付加し、これら複数の共振回路を1スイッチングコンバータ内において複合的に動作させる構成のスイッチングコンバータをいう。この図では、第1コンバータ部201、第2コンバータ部202、第3コンバータ部203の3つの複合共振形コンバータが設けられている。ここでの複合共振形コンバータは、以降説明するようにして、電流共振形コンバータに対して、一次側部分電圧共振回路を備えて形成される。

【0030】

例えば、第1コンバータ部201の構成としては、図示するようにして、2石のスイッチング素子Q1、Q2を備えて成る。この場合には、スイッチング素子Q1がハイサイドで、スイッチング素子Q2がローサイドとなるようにしてハーフブリッジ接続し、整流平滑電圧 E_i (直流入力電圧) に対して並列に接続している。つまり、ハーフブリッジ結合方式による電流共振形コンバータとしての構成を採る。

【0031】

この場合の電流共振形コンバータは他励式とされ、これに対応して上記スイッチング素子Q1、Q2には、MOS-FETが用いられている。これらスイッチング素子Q1、Q2に対しては、それぞれ並列にクランプダイオードDD1、DD2が接続され、これによりスイッチング回路が形成される。これらクランプダイオードDD1、DD2は、スイッチング素子Q1、Q2のターンオフ時における逆方向電流を流す経路を形成する。

【0032】

コントロールIC2は、電流共振形コンバータを他励式により駆動するための発振回路、制御回路、及び保護回路等を備えて構成されるもので、内部にバイポーラトランジスタを備えた汎用のアナログIC(Integrated Circuit)とされる。

このコントロールIC2は、電源入力端子Vccに入力される直流電圧により動作する。この場合には、抵抗R_sを介して入力される整流平滑電圧 E_i が電源入

力端子Vccに☐入力されるようになっている。また、アース端子Eは一次側アースに直接接続される。

【0033】

そして、コントロールIC2においては、スイッチング素子に対してドライブ信号（ゲート電圧）を出力するための端子として、2つのドライブ信号出力端子VGH、VGLが備えられる。

ドライブ信号出力端子VGHからは、ハイサイドのスイッチング素子をスイッチング駆動するためのドライブ信号が出力され、ドライブ信号出力端子VGLからは、ローサイドのスイッチング素子をスイッチング駆動するためのドライブ信号が出力される。

そして、この場合には、ドライブ信号出力端子VGHは、ハイサイドのスイッチング素子Q1のゲートと接続される。また、ドライブ信号出力端子VGLは、ローサイドのスイッチング素子Q2のゲートと接続される。

これにより、ドライブ信号出力端子VGHから出力されるハイサイド用のドライブ信号は、スイッチング素子Q1のゲートに対して印加され、ドライブ信号出力端子VGLから出力されるローサイド用のドライブ信号は、スイッチング素子Q2のゲートに対して印加されることになる。

【0034】

コントロールIC2では、内部の発振回路により所要の周波数の発振信号を生成する。そして、コントロールIC2では、上記発振回路にて生成された発振信号を利用して、ハイサイド用のドライブ信号と、ローサイド用のドライブ信号を生成する。ここで、ハイサイド用のドライブ信号と、ローサイド用のドライブ信号は、互いに180°の位相差を有する関係となるようにして生成される。そして、ハイサイド用のドライブ信号をドライブ信号出力端子VGHから出力し、ローサイド用のドライブ信号をドライブ信号出力端子VGLから出力するようにされる。

【0035】

このようなハイサイド用のドライブ信号と、ローサイド用のドライブ信号が、スイッチング素子Q1、Q2に対してそれぞれ印加されることによって、ドライブ

信号がHレベルとなる期間に応じては、スイッチング素子Q1, Q2のゲート電圧がゲート閾値以上となってオン状態となる。またドライブ信号がLレベルとなる期間では、ゲート電圧がゲート閾値以下となってオフ状態となる。これにより、スイッチング素子Q1, Q2は、交互にオン/オフとなるタイミングによって所要のスイッチング周波数によりスイッチング駆動されることになる。

【0036】

また、コントロールIC2の起動端子V_tには、この図に示す電源回路が搭載される機器に備えられるマイクロコンピュータ（ここでは図示せず）から出力される立ち上げ信号V_{t1}が入力される。

コントロールIC2は、この立ち上げ信号が入力されたタイミングで起動して動作を開始するようになっている。つまり、ドライブ信号出力端子V_{GH}、及びドライブ信号出力端子V_{GL}からのドライブ信号出力を開始する。従って、第1コンバータ部201の動作開始タイミングは、コントロールIC2の立ち上げ信号V_{t1}の入力タイミングによって決定されることになる。

【0037】

絶縁コンバータトランスPIT-1は、上記スイッチング素子Q1, Q2のスイッチング出力を一次側から二次側に伝送するために設けられる。

絶縁コンバータトランスPIT-1の一次巻線N1の一方の端部は、一次側直列共振コンデンサC1を介してスイッチング素子Q1, Q2の接続点（スイッチング出力点）に対して接続され、他方の端部は一次側アースに接続される。ここで、直列共振コンデンサC1は、自身のキャパシタンスと一次巻線N1のリーケージインダクタンス(L1)とによって一次側直列共振回路を形成する。この一次側直列共振回路は、スイッチング素子Q1, Q2のスイッチング出力が供給されることで共振動作を生じるが、これによって、スイッチング素子Q1, Q2から成るスイッチング回路の動作を電流共振形とする。

【0038】

また、スイッチング素子Q2のドレイン-ソース間に対しては、部分共振コンデンサC_pが並列に接続される。この部分共振コンデンサC_pのキャパシタンスと一次巻線N1のリーケージインダクタンスL₁によっては並列共振回路（部分

電圧共振回路)を形成する。そして、スイッチング素子Q1, Q2のターンオフ時にのみ電圧共振する、部分電圧共振動作が得られるようになっている。

このように、この図に示す電源回路は、一次側スイッチングコンバータを共振形とするための共振回路に対して他の共振回路が組み合わされた、複合共振形コンバータとしての形式を採っている。

【0039】

絶縁コンバータトランスPIT-1の二次側には二次巻線として、2組の二次巻線N2a, N2bが互いに独立するようにして巻装される。

この場合の二次巻線N2aに対しては、図示するようにしてセンタータップを設けて二次側アースに接続した上で、整流ダイオードDo1, Do2、及び平滑コンデンサCo1から成る両波整流回路を接続している。これにより、平滑コンデンサCo1の両端電圧として二次側直流出力電圧Eo1が得られる。この二次側直流出力電圧Eo1は、図示しない負荷側に供給されるとともに、制御回路1のための検出電圧としても分岐して入力される。

【0040】

制御回路1では、入力される二次側直流出力電圧Eo1のレベルに応じてそのレベルが可変された電圧又は電流を制御出力としてコントロールIC2の制御入力端子Vcに供給する。コントロールIC2では、制御入力端子Vcに入力された制御出力に応じて、例えば発振信号の周波数を可変することで、ドライブ信号出力端子VGH, VGLから出力すべきドライブ信号の周波数を可変する。これにより、スイッチング素子Q1, Q2は、スイッチング周波数が可変制御されることになるが、このようにしてスイッチング周波数が可変されることによっては、二次側直流出力電圧Eo1のレベルが一定となるように制御される。つまり、スイッチング周波数制御方式による安定化が行われる。

【0041】

また、この場合においては、二次側直流出力電圧Eo1を分岐して、二次側出力電圧Eo, Eo2を生成するように回路が形成されている。

二次側出力電圧Eoを生成する回路系は、MOS-FETによるスイッチング素子Q7、整流ダイオードDcn、高周波ノイズ除去用のチョークコイルL11、平

滑コンデンサ C_o 、及び PWM (Pulse Width Modulation) 制御を実行する制御回路 7 を図示するようにして接続した、降圧形コンバータとして形成される。

スイッチング素子 Q_7 は、制御回路 7 によってスイッチング駆動されることで、二次側出力電圧 E_{o1} をスイッチングして交番出力を得る。この交番出力は、チョークコイル L_{11} 、整流ダイオード D_{cn} 及び平滑コンデンサ C_o から成る半波整流回路によって整流平滑化されることになって、平滑コンデンサ C_o の両端電圧として、二次側直流出力電圧 E_o を生成する。

ここで、制御回路 7 は、二次側直流出力電圧 E_o のレベルに応じて、PWM 制御を実行する。これにより、スイッチング素子 Q_7 は、二次側直流出力電圧 E_o のレベルに応じて、スイッチング周波数は一定とされた上で、1 スwitchング周期内のオン期間が可変されるようにしてスイッチング動作が制御される。これにより、二次側直流出力電圧 E_o のレベルが一定となるように制御されることになる。つまり、二次側直流出力電圧 E_o の安定化が図られる。

【0042】

二次側出力電圧 E_{o1} を生成する回路系としても、MOS-FET によるスイッチング素子 Q_8 、整流ダイオード D_{cn} 、チョークコイル L_{12} 、平滑コンデンサ C_o 2、及び制御回路 7 を、上記した二次側出力電圧 E_{o1} を生成する回路系と同様の態様により接続した、降圧形コンバータとして形成される。

従って、この場合にも、平滑コンデンサ C_o2 の両端電圧としては、制御回路 7 の PWM 制御によって安定化された二次側直流出力電圧 E_{o1} が得られることになる。

【0043】

また、二次巻線 N_{2b} に対しては、ブリッジ整流回路 DBR 及び平滑コンデンサ C_o3 から成る全波整流回路が形成されており、この全波整流回路の整流平滑動作によって、平滑コンデンサ C_o3 の両端電圧として二次側直流出力電圧 E_{o3} を得るようになっている。

【0044】

第 2 コンバータ部 202 は、ハーフブリッジ結合されたスイッチング素子 Q_3 、 Q_4 、クランプダイオード DD_3 、 DD_4 、部分共振コンデンサ C_p 、コントロー

ル IC 2、絶縁コンバータトランス P I T-2 の一次巻線 N1等を、上記第 1 コンバータ部 201 と同様の態様によって接続することで、電流共振形コンバータと一次側部分電圧共振回路が組み合わされた複合共振形コンバータとしての構成を採る。

また、第 2 コンバータ部 202 の二次側は、二次巻線 N2 のセンタータップを二次側アースに接続したうえで、この二次巻線 N2 に対して、図示するようにして、整流ダイオード D o1、D o2、平滑コンデンサ C o4、C o5、ノイズ除去用の抵抗 R1 から成る両波整流回路が形成される。これにより、平滑コンデンサ C o5 の両端電圧として、二次側直流出力電圧 E o4 が生成される。

また、第 2 コンバータ部 202 においては、制御回路 7 が、平滑コンデンサ C o4 の両端に得られる二次側整流平滑電圧のレベルに基づいて、一次側コンバータのスイッチング周波数制御を実行する結果、二次側直流出力電圧 E o4 に対する安定化が図られるようにされている。

また、第 2 コンバータ部 202 において、コントロール IC 2 の起動端子 V t に対しては、マイクロコンピュータから出力される立ち上げ信号 V t 3 が入力される。

【0045】

また、第 3 コンバータ部 203 も、ハーフブリッジ結合されたスイッチング素子 Q5、Q6、クランプダイオード DD5、DD6、部分共振コンデンサ C p、コントロール IC 2、絶縁コンバータトランス P I T-3（一次巻線 N1、二次巻線 N2、整流ダイオード D o1、D o2、平滑コンデンサ C o6、C o7、抵抗 R2 を、第 2 コンバータ部 202 と同様の態様によって接続することで、電流共振形コンバータと一次側部分電圧共振回路が組み合わされた複合共振形コンバータとしての構成を採る。そして、この第 3 コンバータ部 203 においても、制御回路 7 によるスイッチング周波数制御によって安定化された二次側直流出力電圧 E o5 が得られる。

また、第 3 コンバータ部 203 のコントロール IC 2 の起動端子 V t に対しては、マイクロコンピュータから出力される立ち上げ信号 V t 2 が入力される。

【0046】

上記構成では、二次側から、6つの二次側直流出力電圧 E_o , $E_{o1} \sim E_{o5}$ が得られることになるが、これら二次側直流出力電圧の用途、負荷仕様については、例えば下記のようにになっている。

E_o : ロジック電源、5 V / 6 A ~ 2 A

E_{o1} : アナログ IC ドライブ用電源、12 V / 0.4 A

E_{o2} : デジタル IC ドライブ用電源、3.3 V / 1.5 A

E_{o3} : 26 V / 1.3 A ~ 0.1 A

E_{o4} : データ電源、70 V / 2.5 A ~ 0.35 A

E_{o5} : 維持電源、200 V / 1.75 A ~ 0.1 A

そして、各コンバータ部が対応すべき最大負荷電力は、

第1コンバータ部 201: 75 W

第2コンバータ部 202: 175 W

第3コンバータ部 203: 350 W

であり、総合で600 Wとなる。

また、上記したような各コンバータ部が対応すべき最大負荷電力に応じて、絶縁コンバータトランスについては、次のようにしてコアが選定される。

PIT-1: EER-35

PIT-2: EER-40

PIT-3: EER-42

また、降圧形コンバータにおけるチョークコイル L_{11} , L_{12} は、それぞれ、E-25のフェライトコアである。

【0047】

そして、上記のようにして二次側直流出力電圧 E_o , $E_{o1} \sim E_{o5}$ が使用される場合においては、電源が起動して直流入力電圧（整流平滑電圧 E_i (375 V)）が立ち上がったときに、各二次側直流出力電圧について、しかるべき順序で以

て、順次立ち上がらせる必要がある。

具体的には、先ず、ロジック電源である二次側直流出力電圧 E_o を立ち上げらせ、続いて、順次、維持電源である二次側直流出力電圧 E_{o5} 、データ電源である二次側直流出力電圧 E_{o4} を立ち上げるようにする。

【0048】

上記したような二次側直流出力電圧の立ち上げ順序とするために、マイクロコンピュータは、各コンバータ部 (201, 202, 203) におけるコントロール IC 2 の起動端子 V_t に対して、立ち上げ信号 V_{t1} , V_{t2} , V_{t3} を出力して制御を行っている。この立ち上げ信号 V_{t1} , V_{t2} , V_{t3} による二次側直流出力電圧の立ち上げ順序の制御動作を、図 11 のタイミングチャートに示す。

【0049】

ここで、図 10 に示す電源回路は、いわゆるメイン電源の構成であり、ここにはスタンバイ電源は示していない。マイクロコンピュータは、このスタンバイ電源が供給されているからメイン電源が起動されていない状態でも、動作することが可能である。

そして、メイン電源である図 10 に示す回路を起動させるために、メインスイッチ SW がオフからオンに切り換えられたとすると、商用交流電源 AC が回路に投入されて整流平滑電圧 E_i が得られることになる。そして、この整流平滑電圧 E_i が規定レベル (例えば 375 V) にまで上昇したことがマイクロコンピュータによって検出されると、マイクロコンピュータは、時点 t_1 のタイミングで、立ち上げ信号 V_{t1} を L レベルから H レベルに切り換えて出力する。これにより、立ち上げ信号 V_{t1} が入力されている第 1 コンバータ部 201 のコントロール IC 2 は、時点 t_1 からスイッチング駆動動作を開始する。そして、これに応じて、第 1 コンバータ部 201 の二次側にて得られる二次側直流出力電圧 E_o は、時点 t_1 における 0 レベルから上昇を開始して或る時間が経過した時点で、規定のレベル (5 V) にまで上昇する。そして、以降は、降圧形コンバータによる定電圧制御動作によって、この 12 V で安定化された状態を維持する。

なお、確認のために述べておくと、同じ第 1 コンバータ部 201 にて生成され

る残りの二次側直流出力電圧 E_{o1} , E_{o2} , E_{o3} も、二次側直流出力電圧 E_o とほぼ同じタイミングで立ち上がることになる。

【0050】

そして、立ち上げ信号 V_{t2} は、上記のようにして、時点 t_1 から二次側直流出力電圧 E_{o1} が規定レベルに上昇して安定した後の、時点 t_2 において L レベルからレベルに切り換えて出力されるように設定されている。

これにより、第3コンバータ部 203 のコントロール IC が時点 t_2 において起動する。これに応じて、時点 t_2 以降においては、二次側直流出力電圧 E_{o5} が 0 レベルから上昇を開始して、或る時間を経過した時点で、規定レベル (200 V) で一定となるようにして立ち上がることになる。

【0051】

また、上記のように二次側直流出力電圧 E_{o5} が規定レベルで安定した状態となった後の時点 t_3 において、マイクロコンピュータは、立ち上げ信号 V_{t3} を L レベルから H レベルに切り換える。これに応じて、第2コンバータ部 202 のコントロール IC が時点 t_3 において起動し、時点 t_3 以降においては、二次側直流出力電圧 E_{o4} が 0 レベルから上昇を開始して、或る時間を経過した時点で、規定レベル (70 V) で一定となるようにして立ち上がる。

このようにして、図10に示す電源回路では、二次側直流出力電圧の立ち上がりタイミングをコントロールして、電源回路としての適切な起動動作を得るようにしている。

【0052】

【特許文献1】

特開平6-327246号公報 (図11)

【0053】

【発明が解決しようとする課題】

これまでの説明から分かるように、先行技術として図1に示した電源回路は、従来から知られている図7及び図9に示した構成を基本とするアクティブフィルタを実装して構成されている。また、図10に示す回路の場合には、アクティブフィルタの後段に対して、3つの複合共振形コンバータを並列に接続している。

さらには、第1コンバータ部201としての複合共振形コンバータには、二次側直流出力電圧 E_{o1} 、 E_{o2} を得るための、降圧形コンバータが設けられる。

このような構成を採ることによって、力率改善を図っている。また、負荷電力600W以上の条件の下で、商用交流電源AC100V系とAC200V系とで動作する、いわゆるワイドレンジ対応としている。また、スイッチング制御方式による定電圧制御のための回路系と、二次側に設けられる所要数の降圧形コンバータとを組み合わせることによって、各二次側直流出力電圧の安定化を図っている。

【0054】

しかしながら、上記図10に示した構成による電源回路では次のような問題を有している。

図10に示す電源回路における電力変換効率としては、前段のアクティブフィルタに対応するAC-DC電力変換効率($\eta_{AC \rightarrow DC}$)と、後段の電流共振形コンバータ(第1、第2、第3コンバータ部201, 202, 203)のDC-DC電力変換効率($\eta_{DC \rightarrow DC}$)とを総合したものとなる。

【0055】

ここで、第1、第2、第3コンバータ部201, 202, 203におけるDC-DC電力変換効率($\eta_{DC \rightarrow DC}$)は、95%程度である。

また、アクティブフィルタにおけるAC-DC電力変換効率($\eta_{AC \rightarrow DC}$)は、交流入力電圧 $V_{AC}=100V$ 時では、93%、交流入力電圧 $V_{AC}=230V$ 時では95%となる。

従って、総合電力変換効率としては、交流入力電圧 $V_{AC}=100V$ 時では、

$$93\% \times 95\% = 88.3\%$$

となる。また、交流入力電圧 $V_{AC}=230V$ 時では、

$$95\% \times 95\% = 90.2\%$$

となる。

また、これに対応して、交流入力電力は、交流入力電圧 $V_{AC}=100V$ 時では679.5W、交流入力電圧 $V_{AC}=230V$ 時では、665.2Wとなる。

つまり、交流入力電圧 $V_{AC}=230V$ (AC100V系)時に対して、交流入

力電圧 $V_{AC} = 100\text{ V}$ (AC 200 V系) 時には、アクティブフィルタ回路側における電力変換効率が低下して、総合効率が低下してしまう。

【0056】

また、図10に示す回路では、負荷電力 $P_o = 600\text{ W}$ 以上の条件のもとで、上記した電力変換効率の特性を下回ることが無いように、アクティブフィルタにおける AC-DC 電力変換効率 ($\eta_{AC \rightarrow DC}$) については、例えば交流入力電圧 $V_{AC} = 100\text{ V} \sim 230\text{ V}$ の範囲で、94%~97%で維持されるように設計する必要がある。

また、アクティブフィルタ回路8内では、昇圧型コンバータとしてのスイッチング動作が行われるが、このスイッチング動作は、 dv/di , di/dt によるもので、ハードスイッチング動作であることから、ノイズの発生レベルが非常に大きい。

また、アクティブフィルタの後段においては、3組の複合共振形コンバータと2組の降圧形コンバータを備えているので、これらのスイッチングノイズも無視できない程度に大きなものとなる。特に、降圧形コンバータはハードスイッチング動作であるから、スイッチングノイズ発生量は多い。これに対して、複合共振形コンバータはソフトスイッチング動作であり、ハードスイッチングコンバータと比較すればスイッチングノイズは小さいが、この場合には3組備えられているので、それだけ全体としてのノイズ量は増加することになる。このようなことから、比較的重度のノイズ抑制対策が必要となる。

【0057】

そして、これらの必要性から、図10に示す電源回路としては、先ず商用交流電源 AC を整流する整流回路系において、ブリッジ整流回路 D_{i1} , D_{i2} の2組を備えている。

また、アクティブフィルタ回路8内には、複数組のパワーチョークコイルを備える必要がある。さらに、スイッチングのための半導体素子については、複数組のスイッチング素子 (トランジスタ、ダイオード等) を並列接続したうえで、これらが適正に駆動されるように駆動回路を付加する必要がある。そして、これらの半導体素子に対しては、大型の放熱板を取り付ける必要もある。

さらに、図10に示す回路では、商用交流電源 AC のラインに対して、2組の

コモンモードチョークコイルと、3組のアクロスコンデンサによるラインノイズフィルタを形成している。つまり、2段以上のラインノイズフィルタが必要となっている。

また、整流出力ラインに対しては、1組のチョークコイルLNと、3組のフィルタコンデンサCNから成るノーマルモードノイズフィルタ4を設けている。さらに、アクティブフィルタ回路8内においては、スイッチング素子に対して、RCスナバ回路を設けるなどの必要性も出てくる。特に、図10の回路のように重負荷に対応する場合、RCスナバ回路を形成する抵抗は、セメント抵抗であり大型である。

このようにして、実際の回路としては、非常に多くの部品点数によるノイズ対策が必要であり、コストアップ及び電源回路基板の実装面積の大型化を招いている。

【0058】

さらに、図10に示すスイッチング電源回路では、3種のスイッチングコンバータが混在しているということがいえる。つまり、アクティブフィルタ回路8における昇圧型コンバータ、第1～第3コンバータ部201～203を形成する複合共振形コンバータ、第1コンバータ部201に付加される降圧形コンバータである。

この場合において、アクティブフィルタ回路8の昇圧型コンバータのスイッチング周波数は50KHzであるのに対して、第1～第3コンバータ部201～203における複合共振形コンバータのスイッチング周波数は70KHz～150KHzの範囲となっている。さらに、第1コンバータ部201における降圧形コンバータは、例えば100KHzのスイッチング周波数となる。

このようにして、各スイッチングコンバータにおけるスイッチング周波数が異なる場合においては、1次側と二次側のアース電位が干渉しあって、電源回路としての動作が不安定になりやすいという問題も有している。

【0059】

【課題を解決するための手段】

そこで本発明は上記した課題を考慮して、スイッチング電源回路として次のよ

うに構成することとした。

つまり、商用交流電源を入力して整流平滑電圧を生成するものとされ、入力される商用交流電源のレベルに応じて、商用交流電源レベルの等倍に対応するレベルの上記整流平滑電圧を生成する等倍電圧整流動作と、商用交流電源レベルの2倍に対応するレベルの上記整流平滑電圧を生成する倍電圧整流動作とで切り換えが行われる整流平滑手段と、整流平滑電圧を直流入力電圧として入力して動作するスイッチングコンバータ部を複数備える。

そして、上記複数のスイッチングコンバータ部の各々は、次のようにして構成される。

まず、直流入力電圧を入力してスイッチング動作を行うものとされ、ハイサイドのスイッチング素子と、ローサイドのスイッチング素子とをハーフブリッジ結合して形成されるスイッチング手段と、各スイッチング素子をスイッチング駆動するスイッチング駆動手段とを備える。

また、少なくとも、スイッチング手段のスイッチング動作により得られるスイッチング出力が供給される一次巻線と、該一次巻線に得られたスイッチング出力としての交番電圧が励起される二次巻線とを巻装して形成される絶縁コンバータトランスを備える。

また、少なくとも、絶縁コンバータトランスの一次巻線の漏洩インダクタンス成分と、一次巻線に直列接続された一次側直列共振コンデンサのキャパシタンスとによって形成され、スイッチング手段の動作を電流共振形とする一次側直列共振回路とを備える。

また、各ハーフブリッジ回路を形成する2つのスイッチング素子のうち、一方のスイッチング素子に対して並列接続された部分電圧共振コンデンサのキャパシタンスと、絶縁コンバータトランスの一次巻線の漏洩インダクタンス成分によって形成され、各スイッチング素子がターンオン及びターンオフするタイミングに応じてのみ電圧共振動作が得られる一次側部分電圧共振回路とを備える。

また、絶縁コンバータトランスの二次巻線に得られる交番電圧を入力して、整流動作を行うことで1以上の二次側直流出力電圧を生成するように構成された直流出力電圧生成手段を備える。

また、1以上の二次側直流出力電圧のうち、所要の1つの二次側直流出力電圧のレベルに応じて上記スイッチング駆動手段を制御して、スイッチング手段のスイッチング周波数を可変することで、所要の1つの二次側直流出力電圧に対する定電圧制御を行うように構成された周波数制御型定電圧制御手段を備える。

また、直流出力電圧生成手段により複数の二次側直流出力電圧が生成される場合において、周波数制御型定電圧制御手段により定電圧制御される以外の、定電圧化を必要とする所要の二次側直流出力電圧ごとに対応して設けられるもので、制御巻線と被制御巻線が巻装された可飽和リアクトルとしての制御トランスの上記被制御巻線を、二次側直流出力電圧を生成するための二次側整流電流経路に挿入し、入力された二次側直流出力電圧レベルに応じて、制御巻線に流すべき制御電流レベルを可変して上記被制御巻線のインダクタンスを可変することで、この二次側直流出力電圧に対する定電圧制御を行うように構成されたインダクタンス制御型定電圧制御手段を備える。

また、力率を改善する力率改善回路を備える。

そして、上記力率改善回路は、一次側直列共振回路に対して直列に挿入される力率改善用一次巻線と、整流平滑手段として形成される整流電流経路に挿入される力率改善用二次巻線とを巻装し、これら力率改善用一次巻線と力率改善用二次巻線とが疎結合となるようにして構成される力率改善用トランスと、整流電流経路の所要部位に挿入され、力率改善用一次巻線によって力率改善用二次巻線に励起された交番電圧に基づいてスイッチング動作を行うことで整流電流を断続する整流ダイオード素子とを備えて形成することとした。

【0060】

上記構成によると、本発明のスイッチング電源回路は、重負荷の条件に対応するのにあたって、整流平滑電圧（直流入力電圧）を入力して動作する複数のスイッチングコンバータ部を複数備えることができる。

そして、各スイッチングコンバータ部としては、ハーフブリッジ結合方式による電流共振形コンバータに対して、部分電圧共振回路を組み合わせた構成を採用していることになる。

また、力率改善は、疎結合による力率改善用トランスによって、複合共振形コ

ンバータのスイッチング出力を整流電流経路に電圧帰還して、整流ダイオードにより整流電流を断続し、これにより交流入力電流の導通角を拡大して力率改善を図る構成が採られる。

そして、ワイドレンジ対応とするのにあたっては、整流平滑電圧（直流入力電圧）を生成する整流平滑手段について、商用交流電源レベルに応じて等倍電圧整流動作と倍電圧整流動作とで整流動作の切り換えが行われるように構成する。

これにより、例えば力率改善回路を備える電源回路としてワイドレンジ対応の構成とするのにあたっては、スイッチングコンバータへの直流入力電圧の安定化を図るアクティブフィルタを備える必要は無いこととなる。

【0061】

【発明の実施の形態】

図1は、本発明の第1の実施の形態としての電源回路の構成例を示している。この図に示す電源回路は、先行技術として図10に示した回路と同様に、負荷電力 $P_o = 600\text{W}$ 以上に対応可能で、かつ、商用交流電源AC100V系とAC200V系とで動作するワイドレンジ対応としての構成を採る。

【0062】

この図に示す電源回路においては、商用交流電源ACに対して、1組の共通モードチョークコイルCMCと、2組のアクロスコンデンサCLから成るラインノイズフィルタが備えられる。つまり、この場合には、共通モードノイズを除去するラインノイズフィルタとしては1段のみが設けられる。

【0063】

また、このラインノイズフィルタの後段における商用交流電源ACの正/負の各ラインに対しては、それぞれチョークコイルLN、LNが直列に挿入される。そして、チョークコイルLN、LNと、ブリッジ整流回路Diの正極入力端子/負極入力端子との接続点間に対して、2本の並列接続されたフィルタコンデンサCN/CNが接続される。

これらチョークコイルLN、LN及びフィルタコンデンサCN/CNによっては、ノーマルモードノイズフィルタ4が形成され、商用交流電源の整流電流経路に発生するノーマルモードノイズを抑制する。このノーマルモードノイズフィルタ4

は、力率改善回路3の一部となる。

【0064】

そして、本実施の形態の電源回路では、商用交流電源ACに対して、整流回路系を含んで形成される力率改善回路3が接続される構成を採る。この力率改善回路3は、図示するようにして、ブリッジ整流回路Di、平滑コンデンサCi1、Ci1、Ci2、Ci2、フィルタコンデンサCN//CN、及び疎結合トランス（力率改善用トランス）VFT-1、VFT-2を備えて形成される。疎結合トランスVFT-1は、第1コンバータ部101に対応して備えられ、疎結合トランスVFT-2は、第2コンバータ部102に対応して備えられる。

【0065】

ブリッジ整流回路Diの正極入力端子は、疎結合トランスVFT-1、VFT-2の各二次巻線N12の並列接続回路を介して、商用交流電源ACの正極ラインと接続される。また、ブリッジ整流回路Diの負極入力端子は、商用交流電源ACの負極ラインと接続される。

ブリッジ整流回路Diの正極出力端子は、平滑コンデンサCi1、Ci1、Ci2、Ci2から成る平滑回路の正極側に接続される。また、ブリッジ整流回路Diの正極出力端子は、一次側アースと接続される。

【0066】

この場合、平滑コンデンサCi1、Ci1、Ci2、Ci2から成る平滑回路としては次のようにして形成されている。つまり、2組の平滑コンデンサCi1-Ci2の直列接続回路を並列に接続しているものである。

そして、並列接続関係にある平滑コンデンサCi1//Ci1の各正極端子は、ブリッジ整流回路Diの正極出力端子と接続される。また、平滑コンデンサCi1//Ci1の負極端子と、平滑コンデンサCi2//Ci2の正極端子との接続点は、リレースイッチSを介して、ブリッジ整流回路Diの負極入力端子に対して接続される。このリレースイッチSは、整流回路切換モジュール5に接続されたリレーRLの駆動状態に応じて、オン/オフされる。

【0067】

整流回路切換モジュール5は、リレーRLを駆動することで、上記のようにし

て形成される整流回路系の動作を AC 100 V 系と AC 200 V 系とで切り換えるために設けられる。このために、検出端子 T 1 1 には、商用交流電源 AC を、ダイオード D 10 及びコンデンサ C 10 により半波整流して得た直流電圧が、検出電圧として入力されるようになっている。検出端子 T 1 1 から入力される直流電圧レベルは、商用交流電源 AC（交流入力電圧 VAC）のレベルに応じた変化を示す。つまり、整流回路切換モジュール 5 は、整流平滑電圧 E i のレベルを検出することで、商用交流電源 AC のレベルを検出するようになっている。

また、リレー駆動端子 T 1 2, T 1 3 間に対してはリレー RL が接続される。なお、リレー RL は、自身の導通状態に応じて、リレースイッチ S をオン/オフ制御する。なお、ここでは、リレー RL が導通状態ではリレースイッチ S がオン、リレー RL が非導通状態ではリレースイッチ S がオフとなるようにされている。

また、端子 T 1 5 は、整流回路切換モジュール 5 のアースラインを一次側アースに接地させるための端子である。

【0068】

上記した構成による整流回路系の切り換え動作は次のようになる。

整流回路切換モジュール 5 では、検出端子 T 1 1 に入力される交流入力電圧 VAC のレベルと所定の基準電圧とを比較する。検出端子 T 1 1 に入力される電圧レベルは、交流入力電圧 VAC = 150 V 以上であるときには上記基準電圧以上となり、交流入力電圧 VAC が 150 V 以下であるときには上記基準電圧以下となる。つまり、基準電圧は、交流入力電圧 VAC = 150 V に対応したレベルとなっている。

そして、整流回路切換モジュール 5 では、入力された直流電圧のレベルが基準電圧以下であるときには、リレー RL をオンとし、基準電圧以上であるときには、リレー RL をオフとするように駆動する。

【0069】

ここで、例えば AC 200 V 系であるのに対応して、交流入力電圧 VAC = 150 V 以上に対応するレベルが入力されたとする。

この場合には、検出端子 T 1 1 に入力される電圧レベルが基準電圧以上となる

ので、整流回路切換モジュール5は、リレーRLをオフとする。これに応じて、リレースイッチS1もオフ（オープン）となる。

リレースイッチS1がオフの状態では、交流入力電圧VACが正／負となる各期間において、交流入力電圧VACをブリッジ整流回路Diにより整流して、2組の直列接続された平滑コンデンサ[Ci1-Ci2]//[Ci1-Ci2]の並列回路に整流電流を充電する動作が得られる。これは、通常のブリッジ整流回路を備えた全波整流回路による整流動作となる。これにより、平滑コンデンサ[Ci1-Ci2]//[Ci1-Ci2]から成る平滑回路の両端電圧として、交流入力電圧VACの等倍に対応する整流平滑電圧Eiが得られる。

【0070】

これに対して、AC100V系であるのに対応して、交流入力電圧VAC=150V以下に対応するレベルの整流平滑電圧Eiが発生したとする。

この場合には、検出端子T11に入力される電圧レベルが上記基準電圧以下となって、整流回路切換モジュール5はリレーRLをオンとするので、リレースイッチS1はオン（クローズ）となるように制御される。

リレースイッチS1がオンの状態では、交流入力電圧VACが正の期間では、ブリッジ整流回路Diによる整流出力が、平滑コンデンサCi1//Ci1の並列接続回路のみに充電される整流電流経路が形成される。一方、交流入力電圧VACが負の期間では、ブリッジ整流回路Diによる整流出力が、平滑コンデンサCi2//Ci2の並列接続回路のみに充電される整流電流経路が形成される。

このようにして整流動作が行われる結果、平滑コンデンサCi1//Ci1, Ci2//Ci2の各並列接続回路の両端電圧として、交流入力電圧VACの等倍に対応したレベルが生じることになる。従って、平滑コンデンサCi1//Ci1, Ci2//Ci2の各並列接続回路を直列に接続した、平滑回路全体としての両端電圧である整流平滑電圧Eiとしては、交流入力電圧VACの2倍に対応するレベルが得られる。つまり、いわゆる倍電圧整流回路が形成されるものである。

【0071】

このようにして、図1に示す回路では、商用交流電源AC100V系の場合には、倍電圧整流動作により、交流入力電圧VACの2倍に対応する整流平滑電圧E

i を生成し、商用交流電源 AC 200 V 系の場合には、例えば全波整流回路による等倍電圧整流動作によって、交流入力電圧 V_{AC} の等倍に対応する整流平滑電圧 E_i を生成する。つまり、商用交流電源 AC 100 V 系の場合と、AC 200 V 系の場合とで、結果的に同等レベルの整流平滑電圧 E_i が得られるようにしており、これによって、ワイドレンジ対応としているものである。そして、この整流平滑電圧 E_i は、後段のスイッチングコンバータに対して、直流入力電圧として入力される。

なお、単に倍電圧整流動作と全波整流動作の切り換えを行うのであれば、例えば 1 組の平滑コンデンサ $C_{i1}-C_{i2}$ の並列接続回路によっても可能である。

本実施の形態において、この平滑コンデンサ $C_{i1}-C_{i2}$ の並列接続回路を 2 組並列に接続しているのは、本実施の形態の電源回路が負荷電力 $P_o = 600\text{ W}$ 以上という重負荷の条件に対応することによる。重負荷の条件になるほど、整流回路系において平滑回路を形成するコンデンサに流入する電流は増加する。そこで、本実施の形態のようにして、平滑コンデンサを並列接続すれば平滑コンデンサに流れる整流電流は分岐することになる。つまり、1 つの平滑コンデンサに流れる電流レベルが抑制されることとなって、平滑コンデンサにかかる負担が軽減される。

なお、このような整流回路系を含んで形成される本実施の形態の力率改善回路 3 による力率改善動作については後述する。

【0072】

図 1 に示す回路において、上記した平滑回路（平滑コンデンサ $[C_{i1}-C_{i2}]// [C_{i1}-C_{i2}]$ ）の両端電圧として得られる直流入力電圧（整流平滑電圧 E_i ）を入力して動作するスイッチングコンバータとしては、図示するようにして第 1 コンバータ部 101、第 2 コンバータ部 102 の 2 つが備えられる。これら第 1 コンバータ部 101、第 2 コンバータ部 102 は、直流入力電圧（整流平滑電圧 E_i ）に対して並列となるようにして接続される。

また、これら第 1 コンバータ部 101、第 2 コンバータ部 102 は、それぞれ他励式のハーフブリッジ方式による電流共振形コンバータに対して、一次側部分電圧共振回路を備えた複合共振形コンバータとしての構成を採る。また、第 1 コ

ンバータ部101、第2コンバータ部102は、それぞれ、電圧帰還方式による力率改善回路3を形成する疎結合トランスVFT-1、VFT-2を備えることで力率改善を図るようにも構成される。

【0073】

ここで、第1コンバータ部101の構成について説明する。

この第1コンバータ部101は、上記もしているように、電流共振形コンバータとしての基本構成を採る。そして、ここでは、図示するようにして、MOS-FETによる2本のスイッチング素子Q1（ハイサイド）、Q2（ローサイド）をハーフブリッジ結合により接続している。このスイッチング素子Q1、Q2のハーフブリッジ結合による回路は、整流平滑電圧 E_i に対して並列に接続される。

また、スイッチング素子Q1、Q2の各ドレイン-ソース間に対しては、図示する方向により、それぞれダンパダイオードDD1、DD2を並列に接続している。

【0074】

また、スイッチング素子Q2のドレイン-ソース間に対しては、部分共振コンデンサ C_p が並列に接続される。この部分共振コンデンサ C_p のキャパシタンスと一次巻線N1のリーケージインダクタンス L_1 によっては並列共振回路（部分電圧共振回路）を形成する。そして、スイッチング素子Q1、Q2のターンオフ時にのみ電圧共振する、部分電圧共振動作が得られるようになっている。

【0075】

コントロールIC2は、電流共振形コンバータを他励式により駆動するための発振回路、制御回路、及び保護回路等を備えて構成されるもので、内部にバイポーラトランジスタを備えた汎用のアナログIC(Integrated Circuit)とされる。

このコントロールIC2は、電源入力端子 V_{cc} に入力される直流電圧により動作する。この場合には、整流平滑電圧 E_i が抵抗 R_s を介して電源入力端子 V_{cc} に入力されている。

また、このコントロールIC2は、アース端子Eにより一次側アースに接地させるようにしている。

【0076】

そして、コントロールIC2においては、スイッチング素子に対してドライブ

信号（ゲート電圧）を出力するための端子として、2つのドライブ信号出力端子 VGH、VGLが備えられる。

ドライブ信号出力端子 VGHからは、ハイサイドのスイッチング素子をスイッチング駆動するためのドライブ信号が出力され、ドライブ信号出力端子 VGLからは、ローサイドのスイッチング素子をスイッチング駆動するためのドライブ信号が出力される。

そして、この場合には、ドライブ信号出力端子 VGHから出力されるドライブ信号は、ハイサイドのスイッチング素子 Q1のゲートに印加される。また、ドライブ信号出力端子 VGLから出力されるドライブ信号は、ローサイドのスイッチング素子 Q2のゲートに印加される。

【0077】

また、この図では図示を省略しているが、コントロール IC2 に対しては、外付けの回路として、1組のブートストラップ回路が備えられる。このブートストラップ回路によりドライブ信号出力端子 VGHから出力されるハイサイド用のドライブ信号は、ハイサイドのスイッチング素子 Q1 を適正にドライブ可能なレベルとなるように、レベルシフトされる。

【0078】

コントロール IC2 では、内部の発振回路により所要の周波数の発振信号を生成する。なお、この発振回路は、後述するようにして制御回路 1 から端子 Vc に入力される制御出力のレベルに応じて、発振信号の周波数を可変するようにされている。

そして、コントロール IC2 では、上記発振回路にて生成された発振信号を利用して、ハイサイド用のドライブ信号と、ローサイド用のドライブ信号を生成する。そして、ハイサイド用のドライブ信号をドライブ信号出力端子 VGHから出力し、ローサイド用のドライブ信号をドライブ信号出力端子 VGLから出力するようにされる。

【0079】

上記説明によると、スイッチング素子 Q1 に対しては、ドライブ信号出力端子 VGHから出力されるハイサイド用のドライブ信号が印加される。これによって、

スイッチング素子Q1のゲートソース間電圧VGH1としては、このハイサイド用のドライブ信号に対応した波形が得られることになる。

つまり、図2(a)に示すようにして、1スイッチング周期内において、正極性による矩形波のパルスが発生する期間と、0Vとなる期間が得られることになる。

そして、この図2(a)に示されるゲートソース間電圧VGH1によって、スイッチング素子Q1は、先ず、1スイッチング周期内において、正極性の矩形波パルスが得られるタイミングでオン状態となるようにされる。つまり、スイッチング素子Q1がオンとなるには、ゲート閾値電圧(≒5V)以上の適切なレベルの電圧が印加されることが必要である。上記正極性のパルスとしてのゲートソース間電圧VGH1は10Vとなるように設定されているから、この正極性のパルスが印加される期間に対応してオンとなる状態が得られることになる。そして、ゲートソース間電圧VGH1が0Vでゲート閾値電圧以下となると、オフ状態に切り換わることになる。このようなタイミングにより、スイッチング素子Q1は、オン/オフするようにしてスイッチング動作を行うことになる。

【0080】

一方、スイッチング素子Q2に対しては、ドライブ信号出力端子VGLから出力されるローサイド用のドライブ信号が印加されるようになっている。このドライブ信号に応じては、図2(b)に示す波形によるスイッチング素子Q2のゲートソース間電圧VGL1が得られる。

つまり、ゲートソース間電圧VGL1は、図2(a)に示したスイッチング素子Q1のゲートソース間電圧VGH1と同じ波形とされたうえで、タイミングとしては、ゲートソース間電圧VGH1に対して180°の位相差を有した波形が得られているものである。このことから、スイッチング素子Q2は、スイッチング素子Q1と交互にオン/オフするタイミングによりスイッチング駆動されることになる。

また、図2(a)(b)によると、スイッチング素子Q1がターンオフしてスイッチング素子Q2がターンオンするまでの間と、スイッチング素子Q2がターンオフして、スイッチング素子Q1がターンオンするまでの間には期間t_dが形成

されるようになっている。

【0081】

この期間 t_d は、スイッチング素子 Q_1 , Q_2 が共にオフとなるデッドタイムである。このデッドタイムとしての期間 t_d は、部分電圧共振動作として、スイッチング素子 Q_1 , Q_2 がターンオン/ターンオフするタイミングでの短時間において、部分共振コンデンサ C_p における充放電の動作が確実に得られるようにすることを目的として形成している。そして、このような期間 t_d としての時間長は、例えばコントロール IC 2 側で設定することができるようになっており、コントロール IC 2 では、設定された時間長による期間 t_d が形成されるように、ドライブ信号出力端子 V_{GH} , V_{GL} から出力すべきドライブ信号についてのパルス幅のデューティ比を可変する。

【0082】

絶縁コンバータトランス $PIT-1$ はスイッチング素子 Q_1 , Q_2 のスイッチング出力を二次側に伝送するものであり、一次巻線 N_1 と、所要数の二次巻線が巻装される。

絶縁トランス $PIT-1$ の一次巻線 N_1 の一端は、この場合、スイッチング素子 Q_1 のソースとスイッチング素子 Q_2 のドレインとの接続点（スイッチング出力点）に対して、一次側直列共振コンデンサ C_1 と疎結合トランス $VFT-1$ の一次巻線 N_{11} の直列接続を介して接続される。また、他端は、一次側アースに接続される。

【0083】

ここで、上記直列共振コンデンサ C_1 のキャパシタンスと、一次巻線 N_1 を含む絶縁コンバータトランス $PIT-1$ のリーケージインダクタンス L_1 によっては、一次側直列共振回路が形成される。そして、上記のようにして、この一次側直列共振回路がスイッチング出力点に対して接続されていることで、スイッチング素子 Q_1 , Q_2 のスイッチング出力が一次側直列共振回路に伝達されることになる。一次側直列共振回路では伝達されたスイッチング出力に応じて共振動作するが、これによって、一次側スイッチングコンバータの動作を電流共振形とする。

【0084】

上記説明によると、この図に示す一次側スイッチングコンバータとしては、一次側直列共振回路 ($L1-C1$) による電流共振形としての動作と、前述した部分電圧共振回路 ($Cp//L1$) とによる部分電圧共振動作とが得られることになる。

つまり、この図に示す第1コンバータ部101は、一次側スイッチングコンバータを共振形とするための共振回路に対して、他の共振回路とが組み合わされた複合共振形コンバータとしての構成を採っている。

【0085】

ここでの図示による説明は省略するが、絶縁コンバータトランスPIT-1の構造としては、例えばフェライト材によるE型コアを組み合わせたEE型コアを備える。そして、一次側と二次側とで巻装部位を分割したうえで、一次巻線N1と、二次巻線をEE型コアの中央磁脚に対して巻装している。

【0086】

この場合の絶縁コンバータトランスPITにおいては、二次巻線N2, N2A, N2Bの3つの二次巻線がそれぞれ独立するようにして巻装される。

まず、二次巻線N2からは、二次側直流出力電圧 E_o , E_{o1} , E_{o2} を生成するようにされており、このうち、二次側直流出力電圧 E_o を生成するための回路系は次のようになる。

つまり、二次巻線N2に形成したタップ出力を二次側アースに接地させた上で、このタップ出力をセンター位置とした所定の巻数分の位置から、1つずつ両端タップを引き出す。そして、各両端タップに対して、直交型制御トランスPRT-1の被制御巻線NR1, NR2の直列接続を介して整流ダイオード $Do1$, $Do2$ を接続し、また、平滑コンデンサ Co を接続することで、両波整流回路を形成する。この両波整流回路によって、平滑コンデンサ Co の両端電圧として二次側直流出力電圧 E_o が得られる。

ここで、二次側直流出力電圧 E_o は、安定化のために、分岐して制御回路7に対して入力される。

【0087】

直交型制御トランスPRT-1は、例えば制御巻線 N_c に対して、被制御巻線

NR1, NR2の巻方向が直交する関係となるようにして、制御巻線Nc及び制御巻線NR1, NR2をコアに巻装して構成される。このようにして構成される直交型制御トランスPRT-1は、可飽和リアクトルとなる。

この場合の制御回路7では、二次側直流出力電圧Eoのレベルに応じて、そのレベルを可変した直流電流を制御電流として出力する。この制御電流レベルの変化に応じて、可飽和リアクトルである直交型制御トランスPRT-1では、被制御巻線NR1, NR2のインダクタンスが可変される。被制御巻線NR1, NR2は、二次側直流出力電圧Eoのための整流回路系において直列に挿入されているので、被制御巻線NR1, NR2のインダクタンスが変化すれば、平滑コンデンサCoに流入する整流電流量が変化することになって、二次側直流出力電圧Eoのレベルが変化することになる。このようにして、二次側直流出力電圧Eoのレベルを可変制御することで定電圧制御が行われることになる。

【0088】

また、二次側直流出力電圧Eo1のための整流回路系は、図示するようにして、二次巻線N2の一方の端部から引き出したラインに対して、直交型制御トランスPRT-2の被制御巻線NR-整流ダイオードDo3を直列接続するとともに、平滑コンデンサCo1を接続することで、半波整流回路として形成される。

そして、この二次側直流出力電圧Eo1のための整流回路系においても、直交型制御トランスPRT-2及び制御回路7を備えることで、上述のようにして、二次側直流出力電圧Eo1についての定電圧化が図られる。

【0089】

また、二次側直流出力電圧Eo2のための整流回路系も、二次巻線N2の他方の端部から引き出したラインに対して、直交型制御トランスPRT-3の被制御巻線NR-整流ダイオードDo4を直列接続するとともに、平滑コンデンサCo2を接続することで、半波整流回路として形成される。

そして、この二次側直流出力電圧Eo2のための整流回路系としても、直交型制御トランスPRT-3及び制御回路7を備えており、二次側直流出力電圧Eo2についての定電圧化が図られる。

【0090】

また、二次側直流出力電圧 E_{o3} は、二次巻線 N_{2A} に対して形成される両波整流回路によって得られるようになっている。この両波整流回路は、二次巻線 N_{2A} のセンタータップを 0 電位に接続した上で、整流ダイオード D_{o5} 、 D_{o6} 及び平滑コンデンサ C_{o3} から成る。

そして、両波整流回路に対しては、直交型制御トランス $PRT-4$ の被制御巻線 $NR1$ 、 $NR2$ が図示するようにして直列に挿入され、制御回路 7 は二次側直流出力電圧 E_{o3} に応じたレベルの制御電流を直交型制御トランス $PRT-4$ の制御巻線 N_c に対して出力するようにされている。つまり、二次側直流出力電圧 E_{o3} についての定電圧化が図られるようになっている。

【0091】

さらに、二次側直流出力電圧 E_{o4} については、二次巻線 N_{2B} に対して形成される両波整流回路によって得られるようになっている。この両波整流回路は、二次巻線 N_{2B} のセンタータップを二次側アースに接続するとともに、整流ダイオード D_{o7} 、 D_{o8} 及び平滑コンデンサ C_{o5} を接続して、先ずは、直流電圧 E_4 を得るようにされ、この直流電圧 E_4 のラインと、平滑コンデンサ C_{o6} の間に、DC スイッチ回路 6 のトランジスタ Q_5 を直列に挿入して形成される。二次側直流出力電圧 E_{o4} は、平滑コンデンサ C_{o6} の両端電圧として得られる。

【0092】

この二次側直流出力電圧 E_{o4} に対する安定化は、スイッチング周波数制御方式によって行われる。つまり、二次側直流出力電圧 E_{o4} は分岐して、検出電圧として制御回路 1 に入力される。制御回路 1 では、二次側直流出力電圧 E_{o4} のレベルに応じてそのレベルが可変された電圧又は電流を制御出力として、第 1 コンバータ部 101 内のコントロール IC 2 の制御入力端子 V_c に供給する。このコントロール IC 2 では、制御入力端子 V_c に入力された制御出力に応じて、例えば発振信号の周波数を可変することで、ドライブ信号出力端子 V_{GH} 、 V_{GL} から出力すべきドライブ信号の周波数を可変する。これにより、スイッチング素子 Q_1 、 Q_2 は、スイッチング周波数が可変制御されることになる。この結果、二次側直流出力電圧 E_{o4} のレベルが一定となるように定電圧制御が行われる。

【0093】

DCスイッチ回路6は、この図に示す電源回路が搭載される機器に備えられるマイクロコンピュータから出力される立ち上げ信号 V_{t3} に応じて、二次側直流出力電圧 E_{o4} の立ち上げタイミングをコントロールするために設けられる。

このDCスイッチ回路6は、図示するようにして、MOS-FETのトランジスタQ5、バイポーラのトランジスタQ6、ツェナーダイオードDZ、及び抵抗R1、R2、R3、R4を図示するようにして接続して形成される。つまり、トランジスタQ5のドレインを平滑コンデンサC_{o5}の正極端子と接続し、ソースを平滑コンデンサC_{o6}の正極端子と接続する。トランジスタQ5のゲートは、抵抗R2を介してトランジスタQ6のコレクタに接続される。また、トランジスタQ5のゲート-ドレイン間には、抵抗R1//ツェナーダイオードDZの並列回路が接続される。ここでは、ツェナーダイオードDZのアノードがトランジスタQ5のゲート側で、カソードがドレイン側となるようにされる。

トランジスタQ6のベースには抵抗R4を介した立ち上げ信号 V_{t3} が、オン/オフ制御信号として入力されるようになっている。また、トランジスタQ6のベース-エミッタ間には、抵抗R3が挿入される。トランジスタQ6のエミッタは二次側アースに接続される。

【0094】

後述もするように、立ち上げ信号 V_{t3} は、LレベルとHレベルで切り換えが行われる信号である。立ち上げ信号 V_{t3} がLレベル（0レベル）である場合、トランジスタQ6はオフ状態を維持するが、このときには、トランジスタQ5におけるゲート-ソース間電圧が閾値を満たさないことから、トランジスタQ5もオフとなる。このため、平滑コンデンサC_{o5}の正極端子と、平滑コンデンサC_{o6}の正極端子とは接続されないことになって、平滑コンデンサC_{o6}への整流電流の充電は行われないことになる。このため、平滑コンデンサC_{o5}の両端に直流電圧 E_4 が得られているとしても、平滑コンデンサC_{o6}の両端電圧である二次側直流出力電圧 E_{o4} は0レベルのままである。

これに対して、立ち上げ信号 V_{t3} がHレベルに立ち上がって所定の正極レベルが得られると、トランジスタQ6はオン状態に切り換わって、抵抗R2の両端に電位が生じる。これによって、ツェナーダイオードDZのアノードは、トランジ

スタQ6のコレクターエミッタを介して二次側アースに対して接続されることと
なって、直流電圧E4によって導通することになる。ツェナーダイオードDZが導
通することによっては、トランジスタQ5のゲートに対して閾値を満たすレベル
のゲート電圧が印加されることになって、トランジスタQ5もオンとなる。これ
により、平滑コンデンサCo5の正極端子と、平滑コンデンサCo6の正極端子が接
続されることとなって、平滑コンデンサCo6で整流電流が充放電される。これに
より、二次側直流出力電圧Eo4が発生することになる。

【0095】

第2コンバータ部102は、ハーフブリッジ結合されたスイッチング素子Q3
、Q4、クランプダイオードDD3、DD4、部分共振コンデンサCp、コントロー
ルIC2、絶縁コンバータトランスPIT-2（一次巻線N1、二次巻線N2）、
一次側直列共振コンデンサC1、疎結合トランスVFT-2、第1コンバータ部
101と同様にして接続している。これにより、一次側スイッチングコンバータ
としては、他励式のハーフブリッジ結合方式による電流共振形コンバータと、部
分電圧共振回路を備えた複合共振形コンバータを形成している。

【0096】

また、第2コンバータ部102の二次側においては、絶縁コンバータトランス
PIT-2の二次巻線N2に設けたセンタータップを二次側アースに接地したう
えで、図示するようにして、整流ダイオードDo9、Do10、ノイズ除去用抵抗R5
、平滑コンデンサCo7及びCo8を接続することで両波整流回路を形成している。
そして、この両波整流回路による整流動作により、平滑コンデンサCo8の両端電
圧として、二次側直流出力電圧Eo5が得られることになる。

この二次側直流出力電圧Eo5に対する定電圧制御は、制御回路1を備えている
ことから分かるように、一次側スイッチングコンバータのスイッチング周波数
を制御するスイッチング周波数制御方式により行われる。

【0097】

続いて、上記のようにして構成される図1に示す電源回路における力率改善の
ための構成について説明する。

この図に示す回路においては、力率改善のために力率改善回路3が備えられる

。この力率改善回路 3 は、商用交流電源 AC を整流平滑化する整流回路系に対して、一次側スイッチングコンバータのスイッチング出力を電圧帰還する構成を採る。そして、この場合においては、スイッチング出力を電圧帰還するための手段として、疎結合トランス VFT-1、VFT-2 を備える。

【0098】

ここで、疎結合トランス VFT (VFT-1、VFT-2) の構造例を図 3 に示しておく。

この図に示すように、疎結合トランス VFT は、フェライト材による E 型コア CR1、CR2 を互いの磁脚が対向するように組み合わせた EE 型コアを備える。

そして、一次側と二次側の巻装部について相互に独立するようにして分割した形状により、例えば樹脂などによって形成される、ボビン B が備えられる。このボビン B の一方の巻装部に対して一次巻線 N11 が巻装される。また、他方の巻装部に対して二次巻線 N12 が巻装される。このようにして一次巻線及び二次巻線が巻装されたボビン B を上記 EE 型コア (CR1, CR2) に取り付けることで、一次側巻線及び二次側巻線とがそれぞれ異なる巻装領域により、EE 型コアの中央磁脚に巻装される状態となる。このようにして疎結合トランス VFT 全体としての構造が得られる。

また、この場合には、中央磁脚の接合部分に対して所要のギャップ長のギャップ G を形成するようにしており、これにより、結合係数について 0.75 以下となる疎結合の状態が得られるようにしている。

【0099】

そして、力率改善回路 3 による力率改善動作としては次のようになる。

先ず、説明を分かりやすくするため、第 1 コンバータ部 101 側のみによる力率改善動作について述べる。

第 1 コンバータ部 101 に備えられる疎結合トランス VFT-1 においては、一次巻線 N11 に対して、第 1 コンバータ部 101 における一次側スイッチングコンバータのスイッチング出力が伝達される。これに応じて、疎結合トランス VFT の二次巻線 N12 には、交番電圧が励起されることになる。

ここで、疎結合トランス VFT の二次巻線 N12 は、商用交流電源 AC の正極ラインにおいて、チョークコイル LN とブリッジ整流回路 Di の正極入力端子との間に挿入されている。つまり、疎結合トランス VFT の二次巻線 N12 は整流電流経路に挿入されていることになる。疎結合トランス VFT によっては、一次側スイッチングコンバータのスイッチング出力を整流電流経路に電圧帰還する動作が得られることになる。

【0100】

上記のようにして整流電流経路に対してスイッチング出力が電圧帰還されることで、ブリッジ整流回路 Di を形成する高速リカバリ型の整流ダイオード (Da ~ Dd) に整流電流が流れるとき、これらの整流ダイオードでは、疎結合トランス VFT の二次巻線 N12 に励起された交番電圧によって、スイッチング動作を行う駆動される。これにより、整流ダイオードに流れる整流電流は断続されることになり、整流電流としては交番波形となる。つまり、交流入力電流 IAC を源として流れる整流電流について高周波成分が重畳される。

【0101】

そして、上記した整流電流における高周波成分は、先ず、商用交流電源 AC が 200 V 系とされて全波整流回路が形成されている場合には、次のようにして流れる。

交流入力電圧 VAC が正の期間内では、フィルタコンデンサ CN から商用交流電源 AC の正極ラインを介して、二次巻線 N12 → ブリッジ整流回路 Di の整流ダイオード Da → 平滑コンデンサ [Ci1//Ci1] - [Ci2//Ci2] → 一次側アース → 整流ダイオード Dd → 商用交流電源 AC の負極ラインによる整流電流経路で流れる。

また、交流入力電圧 VAC が負の期間内では、フィルタコンデンサ CN から商用交流電源 AC の負極ラインを介して、整流ダイオード Dc → 平滑コンデンサ [Ci1//Ci1] - [Ci2//Ci2] → 一次側アース → 整流ダイオード Db → 二次巻線 N12 による整流電流経路で流れる。

【0102】

また、商用交流電源 AC が 100 V 系とされて倍電圧整流回路が形成されてい

る場合には、次のようにして流れる。

交流入力電圧 V_{AC} が正の期間内では、フィルタコンデンサ C_N から商用交流電源 AC の正極ラインを介して、二次巻線 N_{12} → ブリッジ整流回路 D_i の整流ダイオード D_a → 平滑コンデンサ $[C_{i1} // C_{i1}]$ → 商用交流電源 AC の負極ラインによる整流電流経路で流れる。

また、交流入力電圧 V_{AC} が負の期間内では、フィルタコンデンサ C_N から商用交流電源 AC の負極ラインを介して、平滑コンデンサ $[C_{i2} // C_{i2}]$ → 一次側アース → 整流ダイオード D_b → 二次巻線 N_{12} → 商用交流電源 AC の正極ラインによる整流電流経路で流れる。

【0103】

上記した整流電流経路とされることから分かるように、整流電流は、交流入力電圧が正／負の両期間において、高速リカバリ型の整流ダイオード ($D_a \sim D_d$) の何れかを流れるようにされる。つまり、整流電流は、高速リカバリ型の整流ダイオードによってスイッチングされるようにして断続されていることが分かる。そして、このようにして整流電流がスイッチングにより断続されることで、整流出力電圧レベルが整流平滑電圧 E_i のレベルよりも低いとされる期間にも平滑コンデンサ C_i への充電電流が流れるようにされる。

この結果、交流入力電流の平均的な波形が交流入力電圧の波形に近付くようにされることで、交流入力電流 I_{AC} の導通角が拡大される。このようにして、交流入力電流 I_{AC} の導通角が拡大される結果、力率改善が図られることになる。

【0104】

そして、図1に示す力率改善回路3の実際としては、第2コンバータ部102の疎結合トランス $VFT-2$ も備えた構成となっている。

ここで、疎結合トランス $VFT-2$ の二次巻線 N_{12} は、第1コンバータ部101の疎結合トランス $VFT-2$ の二次巻線 N_{12} に対して並列に接続されている。従って、上記した整流電流経路においては、実際には、疎結合トランス $VFT-1$ 、 $VFT-2$ の各二次巻線 $N_{12} // N_{12}$ の並列回路に整流電流が流れることになり、二次巻線 $N_{12} // N_{12}$ の並列回路が整流電流経路内に含まれることになる。

これは、疎結合トランス $VFT-1$ 、 $VFT-2$ によって、第1コンバータ部

101及び第2コンバータ部102の両方のスイッチング出力を整流電流経路に帰還するように構成していることを意味する。

つまり、本実施の形態では、第1コンバータ部101に対応しては疎結合トランスVFT-1により電圧帰還して力率改善を図り、また、第2コンバータ部102に対応しては疎結合トランスVFT-2により電圧帰還して力率改善を図る構成を採っているものである。なお、疎結合トランスVFT-1, VFT-2の各一次巻線N11、二次巻線N12のインダクタンス値については、例えば、力率 $P_F = 0.8$ 程度が得られるようにして選定を行うようにされる。

【0105】

また、図1に示す電源回路の構成によると、第1コンバータ部101において、二次側直流出力電圧 E_o 、 $E_{o1} \sim E_{o4}$ の5つの二次側直流出力電圧を生成し、第2コンバータ部102において二次側直流出力電圧 E_{o5} を生成するようにしている。

つまり、本実施の形態としても、図10にて説明した先行技術の場合と同様にして、

E_o : ロジック電源、 $5V / 6A \sim 2A$

E_{o1} : アナログICドライブ用電源、 $12V / 0.4A$

E_{o2} : デジタルICドライブ用電源、 $3.3V / 1.5A$

E_{o3} : $26V / 1.3A \sim 0.1A$

E_{o4} : データ電源、 $70V / 2.5A \sim 0.35A$

E_{o5} : 維持電源、 $200V / 1.75A \sim 0.1A$

を得るようにされている。

但し、本実施の形態においては、第1コンバータ部101、第2コンバータ部102の、2つのコンバータ部によって上記6つの負荷（二次側直流出力電圧）をまかなうこととしており、従って、各コンバータ部が対応すべき最大負荷電力は、

第1コンバータ部101: $250W$

第3コンバータ部102: $350W$

となって、これにより総合で600Wとなるようにしている。

【0106】

そして、上記のようにして二次側直流出力電圧 E_o 、 $E_{o1} \sim E_{o5}$ を生成して負荷に供給する構成の下では、図10においても説明したように、電源起動時に於いて、二次側直流出力電圧についてしかるべき順序で以て立ち上がらせる必要がある。つまり、ロジック電源である二次側直流出力電圧 E_o を立ち上がらせ、続いて、順次、維持電源である二次側直流出力電圧 E_{o5} 、データ電源である二次側直流出力電圧 E_{o4} を立ち上げるようにすることが要求される。

【0107】

図1に示す電源回路では、このような二次側直流出力電圧の順次立ち上げを、次のようにして行うこととしている。

先ず、二次側直流出力電圧の順次立ち上げ制御のため、図1においては図示していないマイクロコンピュータからは、立ち上げ信号（軌道制御信号） V_{t1} 、 V_{t2} 、 V_{t3} を出力可能とされている。

なお、ここでいうマイクロコンピュータとは、図1に示す電源回路が搭載される機器に備えられているものとされる。そして、図1に示す電源回路は、メイン電源であり、このメイン電源がオフとなっているときには、マイクロコンピュータは、ここでは図示していないスタンバイ電源によって動作している。従って、メイン電源が立ち上がっていなくとも、スタンバイ電源によって動作しているために、立ち上げ信号 V_{t1} 、 V_{t2} 、 V_{t3} を出力することは可能とされている。

【0108】

そして、立ち上げ信号 V_{t1} は、第1コンバータ部101のコントロールIC2における起動端子 V_t に対して入力されるようになっている。立ち上げ信号 V_{t2} は、第2コンバータ部102における起動端子 V_t に対して入力される。また、立ち上げ信号 V_{t3} については、先にも説明したように、第1コンバータ部101の二次側において、二次側直流出力電圧 E_{o4} の整流回路に備えられる、DCスイッチ回路のトランジスタQ6をオン／オフするためのオン／オフ制御信号として入力されている。

【0109】

ここで、図4 (a) (d) (f) に示すようにして、立ち上げ信号 V_{t1} , V_{t2} , V_{t3} は、それぞれ、時点 $t1$, $t2$, $t3$ のタイミングで、順次、LレベルからHレベルに切り換わるようにして出力されるようにされている。また、立ち上げ信号 V_{t1} , V_{t2} , V_{t3} が全てLレベルとなっている時点 $t1$ 以前においては、第1コンバータ部101及び第2コンバータ部102は起動していない状態にある。

【0110】

例えばマイクロコンピュータは、メイン電源がオンとなって、整流平滑電圧 E_i が規定のレベルにまで立ち上がったことを認識すると、先ず、時点 $t1$ とされる所定のタイミングにより、図4 (a) に示すようにして立ち上げ信号 V_{t1} をLレベルからHレベルに切り換えて出力する。

これにより、時点 $t1$ において、第1コンバータ部101のコントロールIC2が起動する。つまり、第1コンバータ部101が起動を開始することになる。これに応じて、第1コンバータ部101の二次側にて得られる各二次側直流出力電圧が立ち上ることになる。つまり、例えば図4 (b) に示すようにして、二次側直流出力電圧 E_{o1} は、時点 $t1$ 以前では0レベルであったが、時点 $t1$ 以降において、平滑コンデンサ C_{o1} の充電量が増加していくのに応じて上昇するようにして立ち上がっている。そして、規定レベルに至ったとされると、以降はこの規定レベルにより定電圧制御された状態が維持される。

ただし、二次側直流出力電圧 E_{o4} については、図4 (c) に示す直流電圧 E_4 が時点 $t1$ で立ち上がっているのに拘わらず、図4 (g) に示すようにして、同様には立ち上がらない。これは、時点 $t1$ のタイミングでは、オン/オフ制御されるDCスイッチ回路6において、トランジスタ $Q5$ がオフ状態だからである。前述したように、DCスイッチ回路6では、オン/オフ制御信号である立ち上げ信号 V_{t3} がLレベルでは、トランジスタ $Q5$ をオフ状態とするように動作する。トランジスタ $Q5$ をオフ状態であるとき、平滑コンデンサ C_{o6} には整流電流が充電されず、二次側直流出力電圧 E_{o4} が生成されることはない。

【0111】

そして、図4 (d) に示す立ち上げ信号 V_{t2} は、上記 V_{t1} が H レベルに変化した時点 $t1$ の後の時点 $t2$ において H レベルに切り換わって出力される。なお、この時点 $t2$ のタイミングは、例えば時点 $t1$ に H レベルとされた立ち上げ信号 V_{t1} に応じて、例えば二次側直流出力電圧 E_o が規定レベルにまで完全に立ち上がることで、二次側直流出力電圧 E_o を電源とする回路部の動作の開始が保証される時点以降となるように設定される。

【0112】

そして、立ち上げ信号 V_{t2} が H レベルに切り換わるのに応じては、第2コンバータ部 102 のコントロール IC2 が起動することになる。これにより、時点 $t2$ からは、図4 (e) に示すようにして、二次側直流出力電圧 E_{o5} が立ち上がることになる。

【0113】

そして、二次側直流出力電圧 E_{o5} が規定レベルにまで完全に立ち上がって定電圧化された状態が得られている時点 $t3$ のタイミングにより、図4 (f) に示すようにして、最後の立ち上げ信号 V_{t3} が H レベルに切り換えられる。

この場合には、立ち上げ信号 V_{t3} が H レベルとなるのに応じて、DC スイッチ回路 6 におけるトランジスタ Q5 がオン状態に切り換わることになる。これに応じて、直流電圧 E_4 は、トランジスタ Q5 のドレインソースを介して平滑コンデンサ C_{o6} に充電されることになり、ここではじめて、図4 (g) に示すようにして二次側直流出力電圧 E_{o4} が立ち上がることになる。

このようにして、本実施の形態では、電源起動時における二次側直流出力電圧の立ち上げ順として、図10の場合と同等の適正なものとなるように制御している。

【0114】

なお、参考までに、図1に示す電源回路において備えられる各トランスのコアの形状サイズについて記しておく。

PIT-1: EER-40

PIT-2: EER-42

VFT-1, VFT-2: EE-28

PRT: フェライトコア (15mm×15mm×20mm)

【0115】

また、この図1に示す電源回路についての実験結果について述べておくこととする。

負荷電力 $P_o = 600\text{ W}$ 、交流入力電圧 $V_{AC} = 100\text{ V}$ 時の条件では、総合電力変換効率 $\eta_{AC \rightarrow DC} = 92.5\%$ であり、図10に示す先行技術の電源回路の特性よりも 3.2% 向上している。

また、負荷電力 $P_o = 600\text{ W}$ 、交流入力電圧 $V_{AC} = 230\text{ V}$ 時の条件では、総合電力変換効率 $\eta_{AC \rightarrow DC} = 94.0\%$ であり、図10に示す電源回路よりも 2.3% 向上するという結果が得られた。

また、力率特性としては、負荷電力 $P_o = 600\text{ W}$ 、交流入力電圧 $V_{AC} = 100\text{ V}$ 時の条件では、力率 $P_F = 0.83$ が得られた。そして、交流入力電圧 $V_{AC} = 100\text{ V}$ 時には、負荷電力 $P_o = 600\text{ W} \sim 25\text{ W}$ の範囲で $P_F > 0.75$ が得られており、我が国（日本国）の高調波歪み規制値を満足している。

また、負荷電力 $P_o = 600\text{ W}$ 、交流入力電圧 $V_{AC} = 230\text{ V}$ 時の条件では、力率 $P_F = 0.78$ が得られた。また、交流入力電圧 $V_{AC} = 230\text{ V}$ 時には、負荷電力 $P_o = 600\text{ W} \sim 300\text{ W}$ の範囲で規定以上の力率が得られ、欧州の高調波歪み規制値を満足することができた。

【0116】

このようにして構成される図1に示す本実施の形態の電源回路と、先行技術として示した図10の回路とを比較した場合には次のようなことがいえる。

まず、図1に示した回路では、電圧帰還方式による力率改善回路3を備える構成としていることでアクティブフィルタが省略される。アクティブフィルタは、1組のコンバータを構成するものであり、図10による説明からも分かるように、実際には、複数本のスイッチング素子と、これらを駆動するためのIC等を始め、多くの部品点数により構成される。

これに対して、図1に示す電源回路に備えられる力率改善回路3は、疎結合トランス $VFT-1$ 、 $VFT-2$ を整流電流経路に追加するのみであり、また、疎

結合トランスVFT-1, VFT-2は、前述もしたように、EE-28型の小型なコアによる部品素子である。従って、アクティブフィルタと比較すれば相当に少ない部品点数となり、また、部品素子の基板実装面積も縮小する。

これにより、図1に示す電源回路としては、力率改善機能を備えるワイドレンジ対応の電源回路として、図10に示す回路よりもはるかに低コストとすることができる。また、回路基板についても有効に小型軽量化を図ることができる。

【0117】

また、図1に示す電源回路では、アクティブフィルタ及び降圧形コンバータが省略されており、ハードスイッチング動作をするコンバータが無くなっていることが分かる。ここで、本実施の形態においては、直交型制御トランスPRT及び制御回路7を備えて、直流的な制御電流供給によって二次側直流出力電圧 E_o , E_{o1} , E_{o2} などの安定化を図る構成としていることで、降圧形コンバータの省略が可能としている。

そして、図1の電源回路を形成する第1コンバータ部101、第2コンバータ部及び力率改善回路3の動作は、いわゆるソフトスイッチング動作のみとなるから、図10に示したアクティブフィルタと比較すれば、スイッチングノイズのレベルは大幅に低減される。

また、図10に示す電源回路では、複合共振形コンバータ部の数が3であるのに対して、図1に示す電源回路では、第1及び第2コンバータ部101, 102の2つとしている。このようにして複合共振形コンバータ部の数が削減されることによっても、上記した回路の小型軽量化が促進される。また、ソフトスイッチング動作であるから、もともとスイッチングノイズは少ないものの、複合共振形コンバータ部の数が削減されれば、それだけスイッチングノイズも減少されることとなって、この点でのメリットも得られている。

【0118】

このため、図1に示した回路では、1組のコモンモードチョークコイルCMCと2本のアクロスコンデンサCLから成る1段のラインノイズフィルタを備えれば、電源妨害規格値をクリアすることが十分に可能とされる。

このようにしてノイズフィルタとしての部品点数が削減されることによっても

、電源回路のコストダウンと、回路基板の小型軽量化は促進される。

【0119】

また、図10に示す電源回路の総合電力変換効率 $\eta_{AC/DC}$ は、前段のアクティブフィルタにおけるAC-DC電力変換効率 $\eta_{AC/DC}$ と、後段の電流共振形コンバータのDC-DC電力変換効率 $\eta_{DC/DC}$ とにより決定されるものであった。これに対して、図1に示す電源回路は、アクティブフィルタを前段に備えていないから、総合電力変換効率は、この電流共振形コンバータのAC-DC電力変換効率として見ればよいことになる。そして、本実施の形態のようにして、電圧帰還方式による力率改善回路を備える場合、その電力変換効率は、力率改善回路を備えない場合の複合共振形コンバータとほぼ同等であることが分かっている。

これにより、図1に示す電源回路としては、前述もしたように、電力変換効率について、図10に示す電源回路よりも大幅に向上されることになる。

【0120】

また、図10に示す電源回路の場合には、アクティブフィルタ回路8と、3組のコンバータ部201, 202, 203と、2組の降圧形コンバータが、それぞれ異なるスイッチング周波数で動作する構成となっていた。

これに対して、本実施の形態では、互いに異なるスイッチング周波数によって独立してスイッチング動作を実行するのは、2組のコンバータ部101, 102のみとなる。コンバータ部101, 102のスイッチング周波数は、定電圧化のために、例えば70KHz~150KHzの範囲で、二次側直流出力電圧E4, Eo5のレベルに応じてそれぞれ変化する。

このようにして、異なるスイッチング周波数によりスイッチング動作するコンバータの数が削減されることによつては、一次側と二次側のアース電位の干渉もそれだけ少なくなるから、電源回路の動作もより安定することとなる。

【0121】

ところで、図10に示す回路において、複合共振形コンバータとして、コンバータ部201, 202, 203の3つを設けているのは、図11にも示したように、この場合には、時点t1, t2, t3の3段階で二次側直流出力電圧の立ち上がりタイミングを制御しなければならないことも要因となっている。

つまり、時点 t_1 , t_2 , t_3 ごとに出力される立ち上げ信号 V_{t1} , V_{t2} , V_{t3} ごとに対応して、二次側直流出力電圧を立ち上げようとするれば、これに応じて、3つの複合共振形コンバータを備え、各複合共振形コンバータのコントロール IC2 の起動を、立ち上げ信号 V_{t1} , V_{t2} , V_{t3} によりコントロールするという構成が、これまでに于行われてきたからである。

【0122】

これに対して、図1に示す回路では、DCスイッチ回路6を設け、立ち上げ信号 V_{t3} によっては、このDCスイッチ回路6のオン/オフ状態を制御して、二次側直流出力電圧 E_{o4} についての立ち上げをコントロールするようにしている。これにより、二次側直流出力電圧の立ち上げコントロールに必要なコントロール IC は、1つ削減されることになる。つまり、コンバータ部を1つ削減することが可能となるものである。

【0123】

図5は、第2の実施の形態としての電源回路の構成例を示している。なお、この図において、図1と同一部分には同一符号を付して説明を省略する。

この図に示す電源回路では、先ず、第1コンバータ部101側に備えられるDCスイッチ回路6の内部構成が、図1の場合と異なっている。つまり、DCスイッチ回路6において、時定数コンデンサC3が備えられる。時定数コンデンサC3は、例えばこの場合には電解コンデンサが用いられ、正極端子をトランジスタQ6のベースに接続し、負極端子を二次側アースに接続するようにされる。

また、この場合には、DCスイッチ回路6に入力されるオン/オフ制御信号として、立ち上げ信号 V_{t3} に代えて、第2コンバータ部102の二次側直流出力電圧 E_{o5} を入力するようにされている。

【0124】

このような構成では、或る正極性による所定レベルのオン/オフ制御信号の入力が開始される時点から、トランジスタQ6が完全にオン状態となる時点について、抵抗R4と時定数コンデンサC4の時定数に応じた所定の遅延時間が与えられることになる。これにより、オン/オフ制御信号の入力が開始されてからトランジスタQ5が完全にオンとなるまでの時間についても、抵抗R4と時定数コンデン

サ C4の時定数に応じた遅延が与えられることになる。

【0125】

また、この図に示す回路においては、第2コンバータ部102の二次側においても、図1において示されていたノイズ除去用抵抗R5に代えて、DCスイッチ回路6Aが備えられる。このDCスイッチ回路6Aについても、MOS-FETのトランジスタQ7、バイポーラのトランジスタQ8、ツェナーダイオードDZ、抵抗R8、R9、R10、時定数コンデンサC8を、DCスイッチ回路6の場合と同様に接続して形成される。従って、このDCスイッチ回路6Aとしても、オン/オフ制御信号の入力が開始されてからトランジスタQ7が完全にオンとなるまでの時間について、抵抗R8と時定数コンデンサC8の時定数に応じた遅延が与えられる。そして、DCスイッチ回路6Aにおいては、オン/オフ制御信号として、第1コンバータ部101側で生成される二次側直流出力電圧E_oが入力される。

【0126】

また、この電源回路においては、マイクロコンピュータから出力される立ち上げ信号はV_{t1}のみとされ、第1コンバータ部101のコントロールIC2の起動端子V_tに入力するようにしている。

【0127】

上記図5に示す回路において、二次側直流出力電圧を順次立ち上げるための制御動作を、図6のタイミングチャートにより説明する。

この場合にも、マイクロコンピュータは、メイン電源がオンとなったことを認識すると、図6(a)に示すように、時点t₁とされる所定のタイミングにより立ち上げ信号V_{t1}をLレベルからHレベルに切り換えて出力する。これに応じて、図6(b)に示すように、第1コンバータ部101も時点1から起動することとなって、二次側直流出力電圧E_oが立ち上がることになる。

【0128】

また、この時点t₁に対応しては、同じ第1コンバータ部101の二次側にて得られる二次側直流出力電圧も立ち上がることになる。ただし、この場合にも、二次側直流出力電圧E_{o4}については、図6(h)に示すように、時点t₁におい

て立ち上がることはない。その前段の直流出力電圧 E_4 は、図 6 (c) に示すように第 1 コンバータ部 101 の起動に応じて時点 t_1 から立ち上がる。

【0129】

また、立ち上げ信号 V_{t1} が H レベルとなる時点 t_1 は、ほぼメイン電源のオン時点に対応している。この図に示す第 2 コンバータ部 102 の起動端子には、立ち上げ信号が入力されることなくオープンとなっている。この場合には、電源入力端子 V_{cc} から入力される起動時の電圧に応じて、コントロール IC2 が動作を開始するが起動することになる。

このため、第 2 コンバータ部 102 も、時点 t_1 とほぼ同じタイミングでスイッチング動作を開始するようにして起動することになる。そして、これに応じては、図 6 (d) に示すように、第 2 コンバータ部 102 の二次側に備えられる平滑コンデンサ C_{o7} の両端電圧である直流電圧 E_5 も、ほぼ時点 t_1 から立ち上がることになる。ただし、この時点では、DC スイッチ回路 6A のトランジスタ Q7 はオフ状態となっているので、平滑コンデンサ C_{o8} の両端電圧となる二次側直流出力電圧 E_{o5} は、図 6 (f) に示すように立ち上がっていない。

【0130】

ここでは、二次側直流出力電圧 E_o が、時点 t_1 から或る時間経過した時点 t_{1A} において規定レベルに達した状態となる。これに応じて、オン／オフ制御信号として二次側直流出力電圧 E_o が入力される、第 2 コンバータ部 102 の DC スイッチ回路 6A では、例えばこの時点 t_{1A} のタイミングで、図 6 (e) に示すようにしてトランジスタ Q8 のベース電圧が徐々に上昇していくようにされる。このベース電圧の上昇の傾きは、抵抗 R8 と時定数コンデンサ C8 の時定数によって決定される。

そして、例えば時点 t_2 において、トランジスタ Q8 のベース電圧が所定レベルにまで至ったとされると、このときにトランジスタ Q8 が完全にオン状態とされることになる。そして、このときにはトランジスタ Q7 も完全にオンとなる状態が得られており、図 6 (d) に示す平滑コンデンサ C_{o7} の両端電圧である直流電圧 E_5 が、トランジスタ Q7 を介して、平滑コンデンサ C_{o8} に供給されることになる。これにより、平滑コンデンサ C_{o8} の両端電圧である二次側直流出力電圧 E

o5は、図6 (f) に示すようにして、時点 t_2 から立ち上がるようにされる。

【0131】

そして、上記のようにして時点 t_2 において立ち上がった二次側直流出力電圧 E_{o5} は、第1コンバータ部101側のDCスイッチ回路6に対してオン/オフ制御信号として入力されることになる。

これに応じて、DCスイッチ回路6では、図6 (g) に示すようにして、抵抗 R_4 と時定数コンデンサ C_3 の時定数によって決定される時間で以て、トランジスタ Q_6 のベース電圧が上昇していく動作が得られる。

そして、例えば時点 t_3 において、トランジスタ Q_6 のベース電圧が所定レベルにまで至って完全にオン状態になったとされると、トランジスタ Q_5 も完全にオンとなる状態が得られることになる。この結果、図6 (c) に示す直流電圧 E_4 が、トランジスタ Q_5 を介して、平滑コンデンサ C_{o6} に供給されることになる。これにより、平滑コンデンサ C_{o6} の両端電圧である二次側直流出力電圧 E_{o4} は、図6 (h) に示すようにして、時点 t_3 から立ち上がることになる。

このようにして、図5に示す電源回路においても、図10の回路と同様の、二次側直流出力電圧の立ち上げタイミングが得られるようにされている。

【0132】

そして、この第2の実施の形態の電源回路としても、第1の実施の形態の電源回路と同様の理由によって、力率改善機能を有する電源回路として、電力変換効率の向上、回路の小型軽量化、アース間干渉の低減による安定性向上などの効果が得られる。

【0133】

また、本発明としては、これまでに説明した電源回路の構成に限定されるものではない。

例えばスイッチング素子としては、例えばIGBT (Insulated Gate Bipolar Transistor) など、他励式に使用可能な素子であれば、MOS-FET以外の素子が採用されて構わない。また、先に説明した各部品素子の定数なども、実際の条件等に応じて変更されて構わない。

また、本発明としては、自励式でハーフブリッジ結合方式による電流共振形コ

ンバータを備えて構成することも可能とされる。この場合には、スイッチング素子として例えばバイポーラトランジスタを選定することができる。

さらには、例えば絶縁コンバータトランス P I T の二次側において二次側直流出力電圧を生成するための回路構成としても、適宜変更されて構わない。

【0134】

また、力率改善回路 3 の構成としても、上記各実施の形態として示したものの以外に限定されるものではなく、これまでに本出願人が提案してきた各種の電圧帰還方式による回路構成のうちから、適用可能なものを採用してよい。

【0135】

また、本発明に基づく電源回路としては、スイッチングコンバータ部の段数についても、例えば実施の形態として示したように 2 段（コンバータ部 101, 102）であることに限定される必要はなく、この段数は、例えば対応すべき負荷電力や、必要とされる二次側直流出力電圧の数などに応じて適宜変更されてよい。また、これらの各コンバータ部において生成する二次側直流出力電圧の数としても特に限定されるものではない。そのうえでも、本発明によつては、実施の形態において説明したように、DC スイッチ回路 6, 6A 等を備える構成を採ることと、同数の二次側直流出力電圧を得る場合において必要とされるスイッチングコンバータ部の数は、先行技術に基づいて、同一の負荷条件及び二次側直流出力電圧数に対応する電源回路を構成した場合よりも少なくなるものである。

【0136】

【発明の効果】

以上説明したようにして本発明は、力率改善機能を備えるワイドレンジ対応のスイッチング電源回路として、アクティブフィルタを備えない構成を採る。これにより、例えばアクティブフィルタによって力率改善を図る場合よりも電力変換効率が向上されるという効果を有している。

【0137】

また、本発明の電源回路としては、アクティブフィルタを構成するための多数の部品素子が不要となる。また、電源回路を構成する電流共振形コンバータ、及び力率改善回路はソフトスイッチング動作であり、スイッチングノイズが大幅に

低減されるから、ノイズフィルタを強化する必要もなくなる。

このために、先行技術と比較しては、部品点数が大幅に削減されることになって、電源回路サイズの小型／軽量化を図ることが可能となる。また、それだけコストダウンが図られることにもなる。

特に本発明によるスイッチング電源回路は、重負荷の条件に対応するものであるが、重負荷に対応するアクティブフィルタは、さらに多くの部品を必要とするから、本発明によりアクティブフィルタが省略されることによる、回路の小型軽量化とコストダウンの効果は、非常に有効なものとなる。

【0138】

さらには、アクティブフィルタが省略されたことで、一次側と二次側のアース電位の干渉が少なくなるので、アース電位が安定することとなって、信頼性が向上する。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態としてのスイッチング電源回路の構成例を示す回路図である。

【図2】

実施の形態のコントロールICによるスイッチング素子の駆動タイミングを示す波形図である。

【図3】

疎結合トランスの構造例を示す断面図である。

【図4】

第1の実施の形態における二次側直流出力電圧の立ち上げ制御を示すタイミングチャートである。

【図5】

本発明の第2の実施の形態としてのスイッチング電源回路の構成例を示す回路図である。

【図6】

第2の実施の形態における二次側直流出力電圧の立ち上げ制御を示すタイミン

グチャートである。

【図 7】

アクティブフィルタの基本的回路構成を示す回路図である。

【図 8】

図 10 に示すアクティブフィルタにおける動作を示す波形図である。

【図 9】

アクティブフィルタのコントロール回路系の構成を示す回路図である。

【図 10】

先行技術として、アクティブフィルタを実装した電源回路の構成例を示す回路図である。

【図 11】

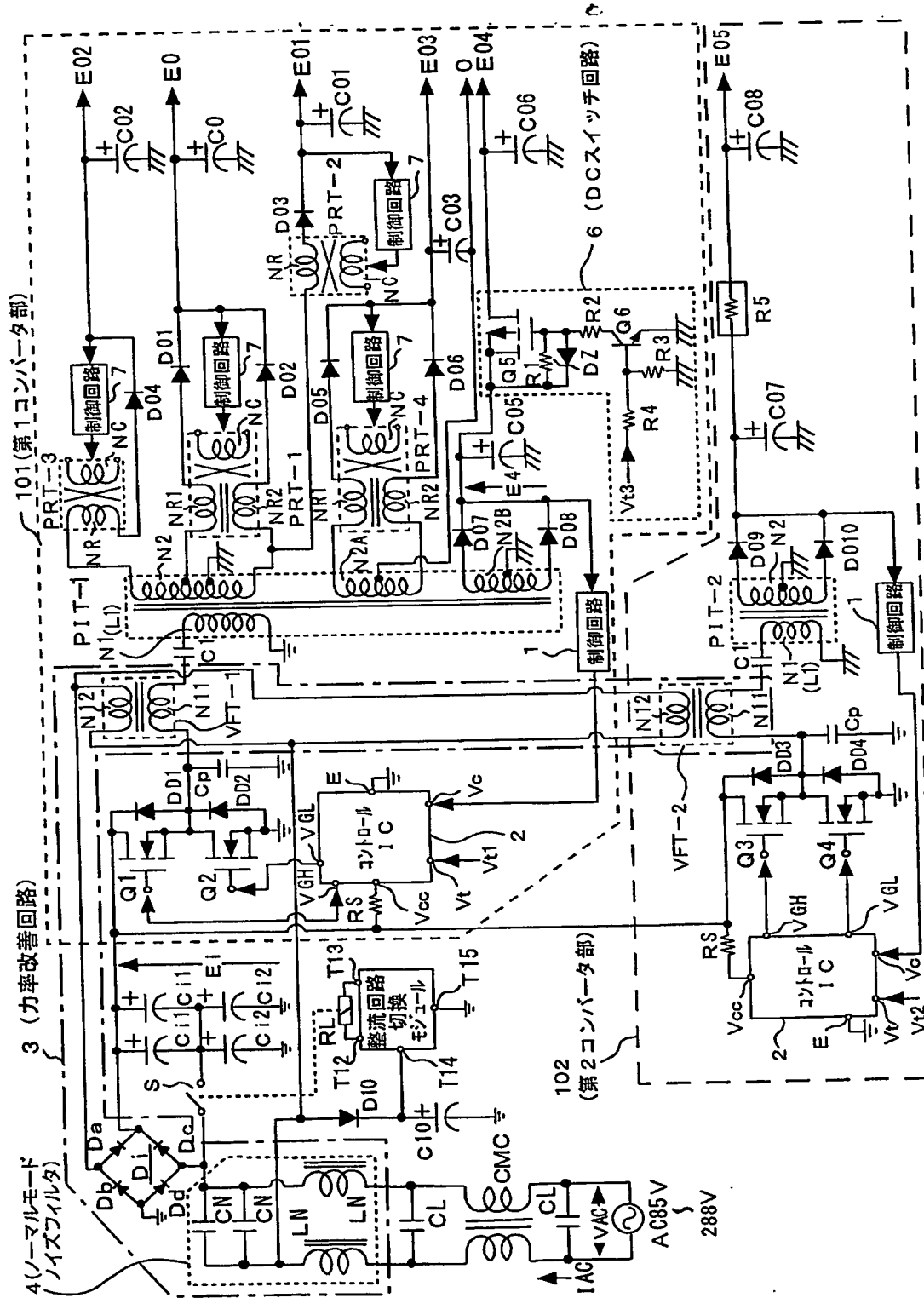
図 10 に示す電源回路における、二次側直流出力電圧の立ち上げ制御を示すタイミングチャートである。

【符号の説明】

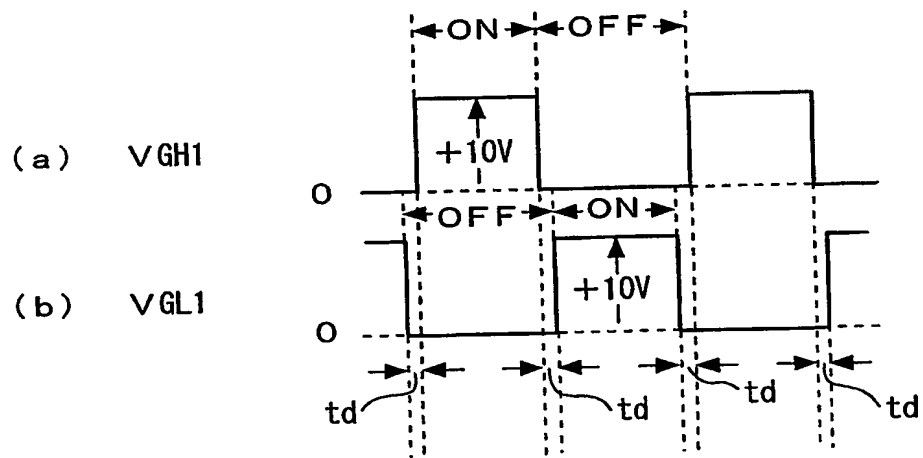
1 制御回路、2 コントロール IC、3 力率改善回路、4 ノーマルモードノイズフィルタ、5 整流回路切換モジュール、6, 6A DCスイッチ回路、7 制御回路、101 第1コンバータ部、102 第2コンバータ部、Di1 ブリッジ整流回路、Ci1, Ci2 平滑コンデンサ、Q1, Q2, Q3, Q4 スイッチング素子、PIT-1, PIT-2 絶縁コンバータトランス、C1 一次側直列共振コンデンサ、Cp 部分共振コンデンサ、N1 一次巻線、RL リレー、S リレースイッチ、CN フィルタコンデンサ、CMC コモンモードチョークコイル、CL アクロスコンデンサ、VFT 疎結合トランス、N11 疎結合トランスの一次巻線、N12 疎結合トランスの二次巻線、PRT-1, PRT-2, PRT-3, PRT-4 直交型制御トランス、NR, NR1, NR2 被制御巻線、Nc 制御巻線

【書類名】 図面

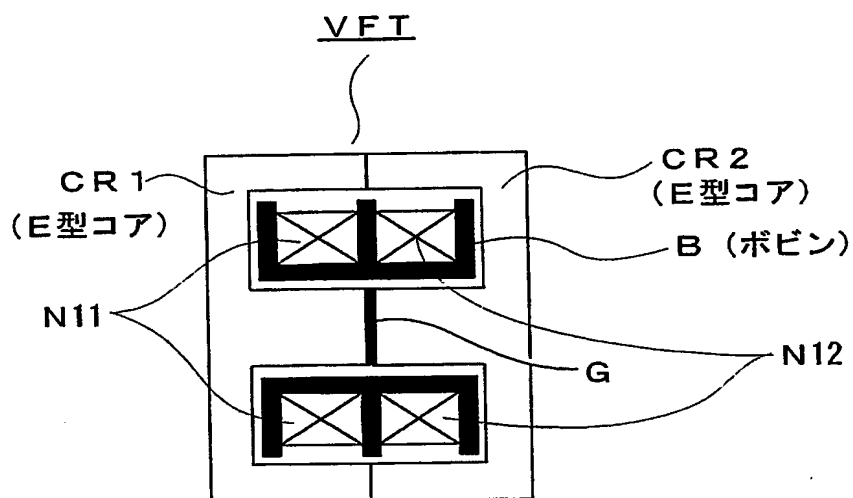
【図1】



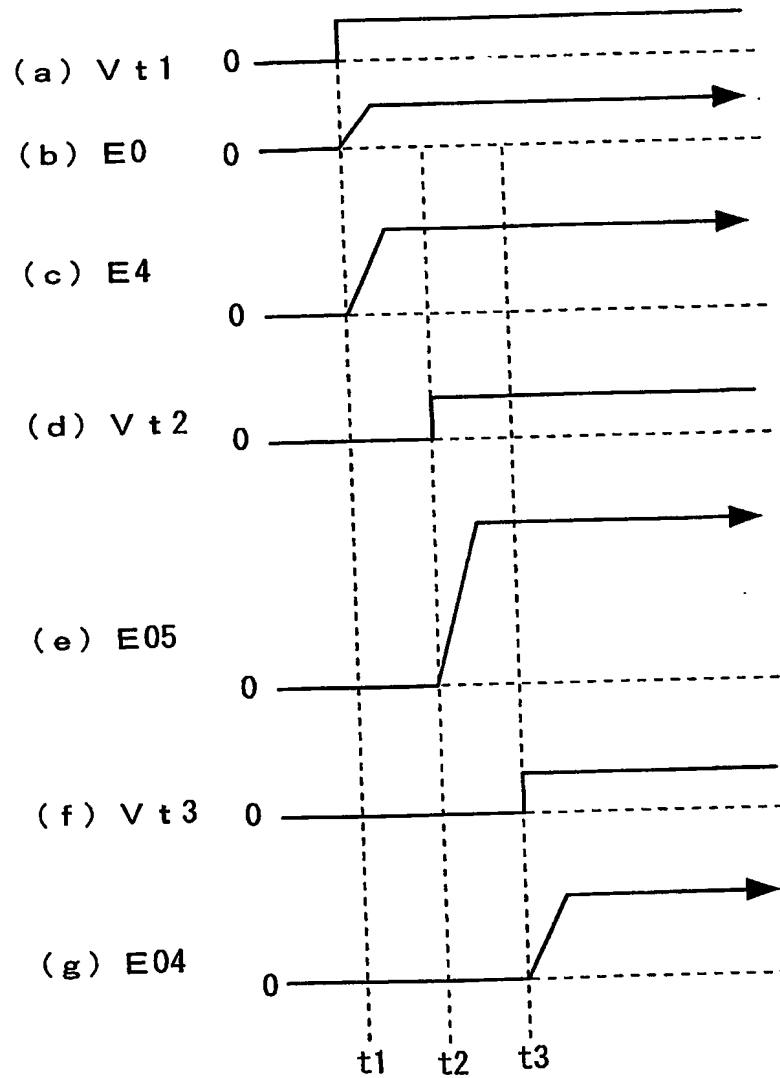
【図 2】



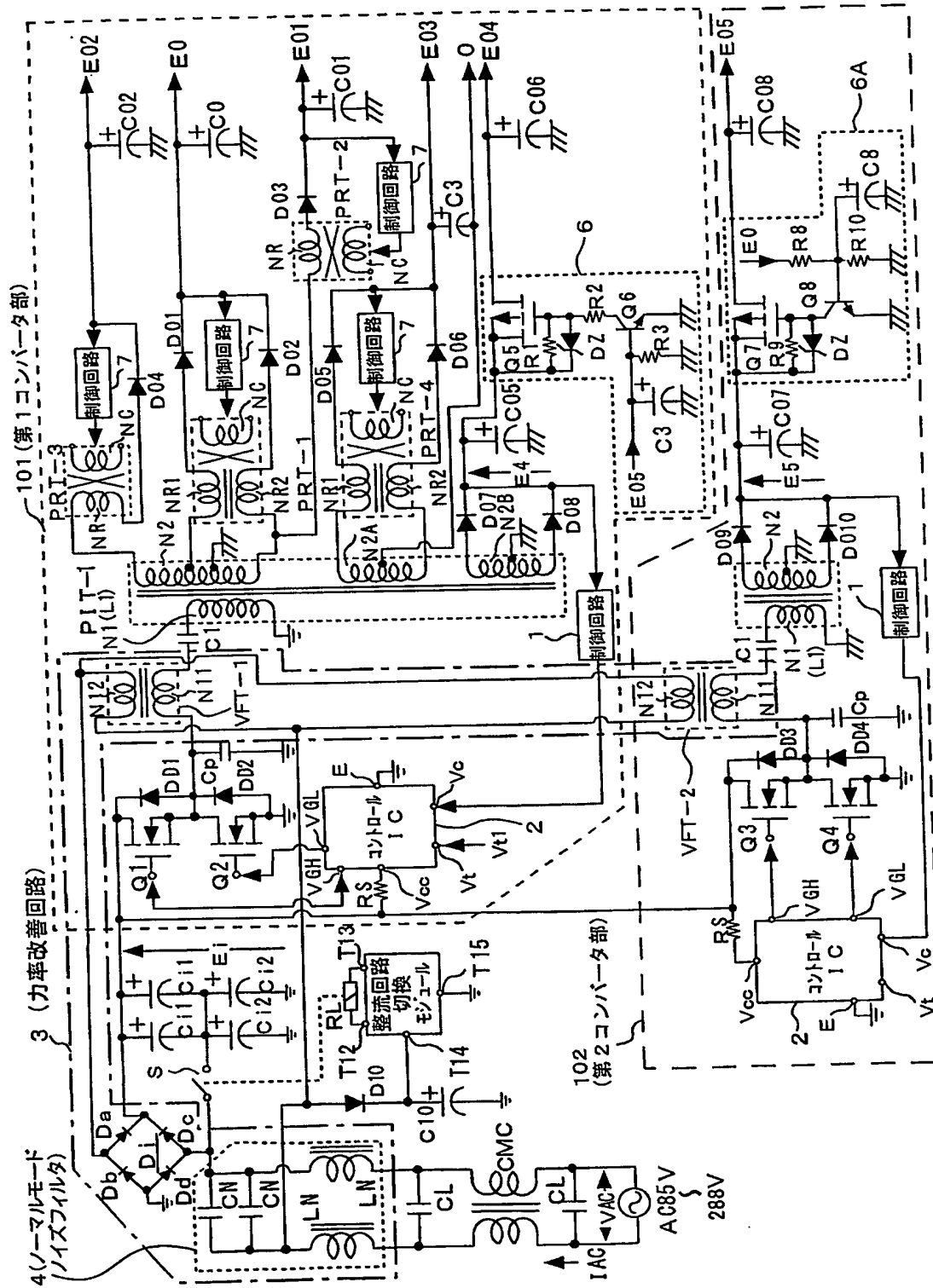
【図 3】



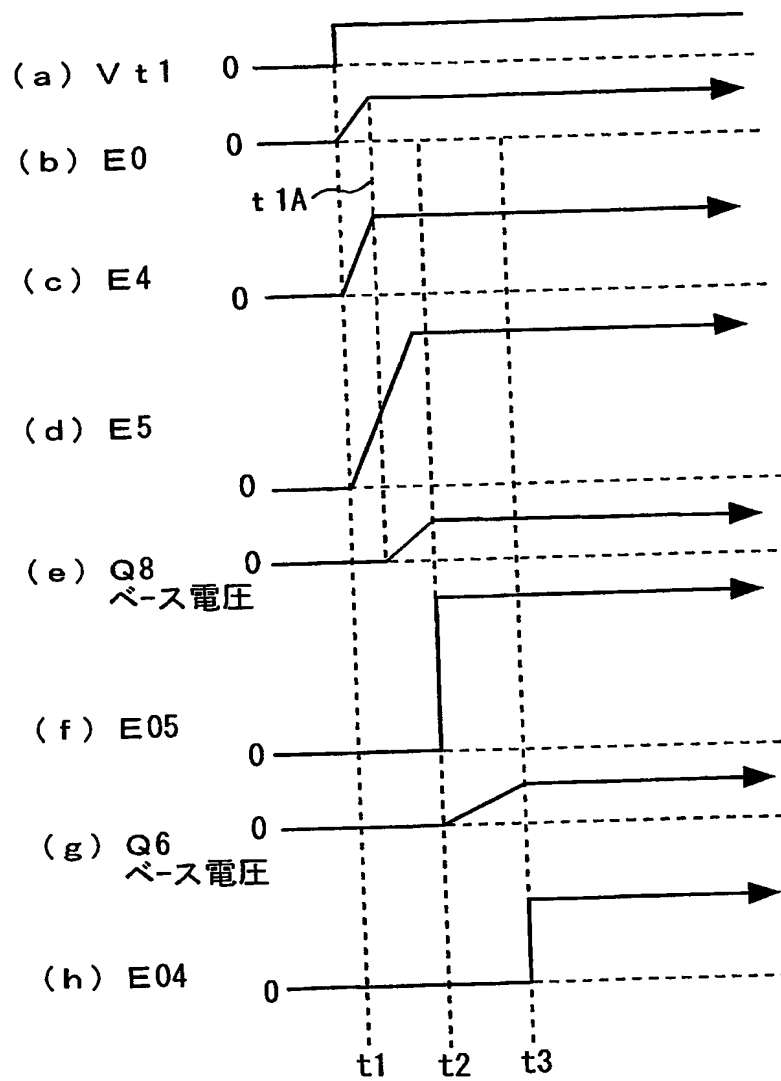
【図 4】



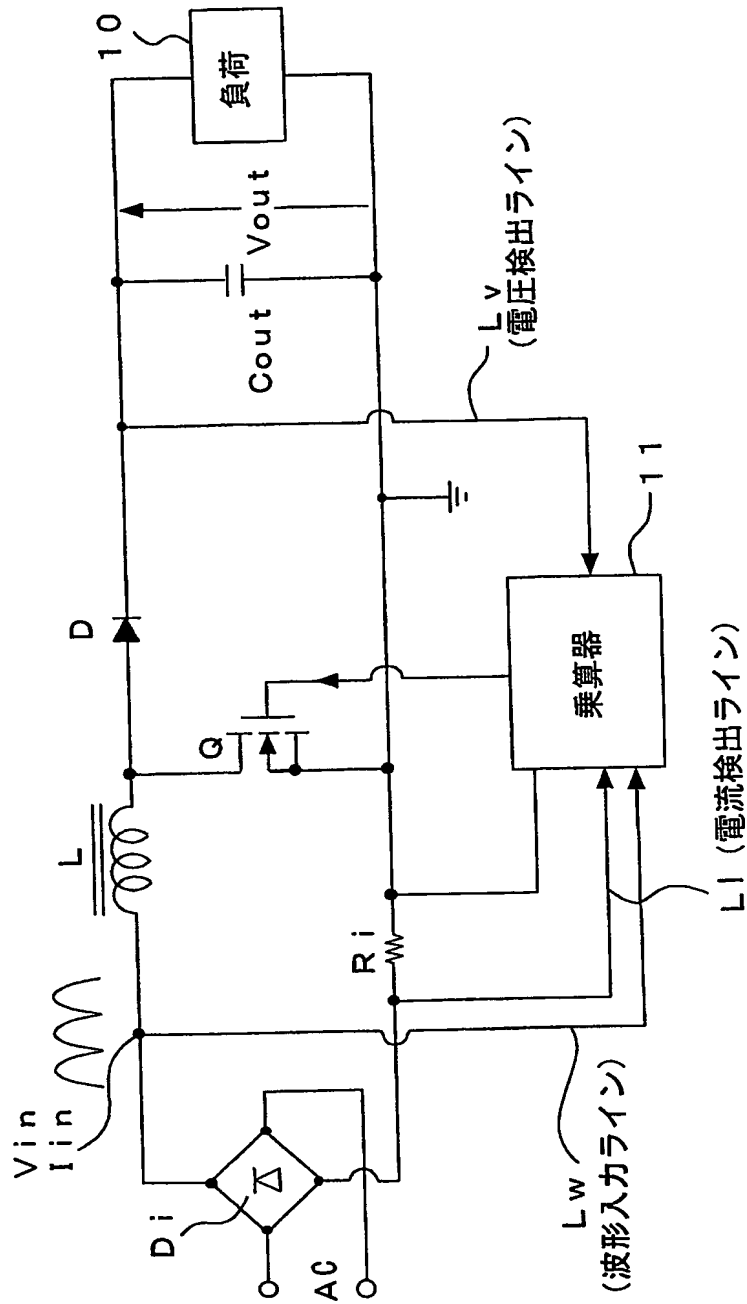
【図5】



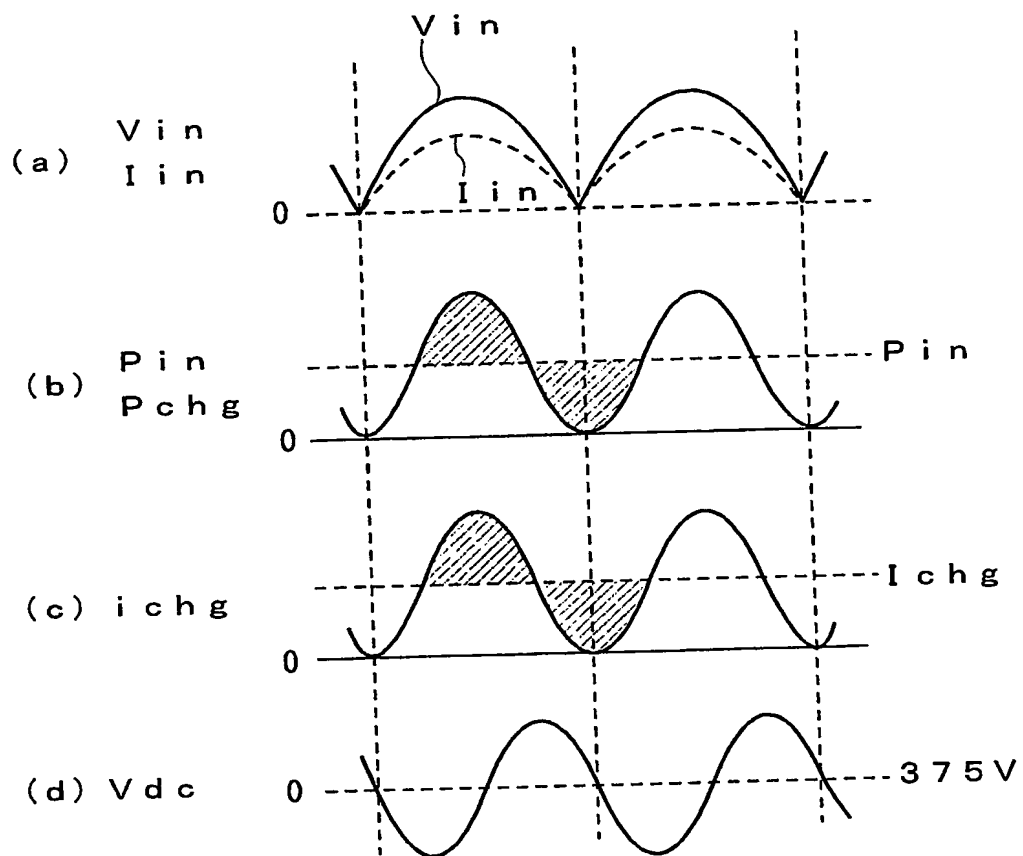
【図6】



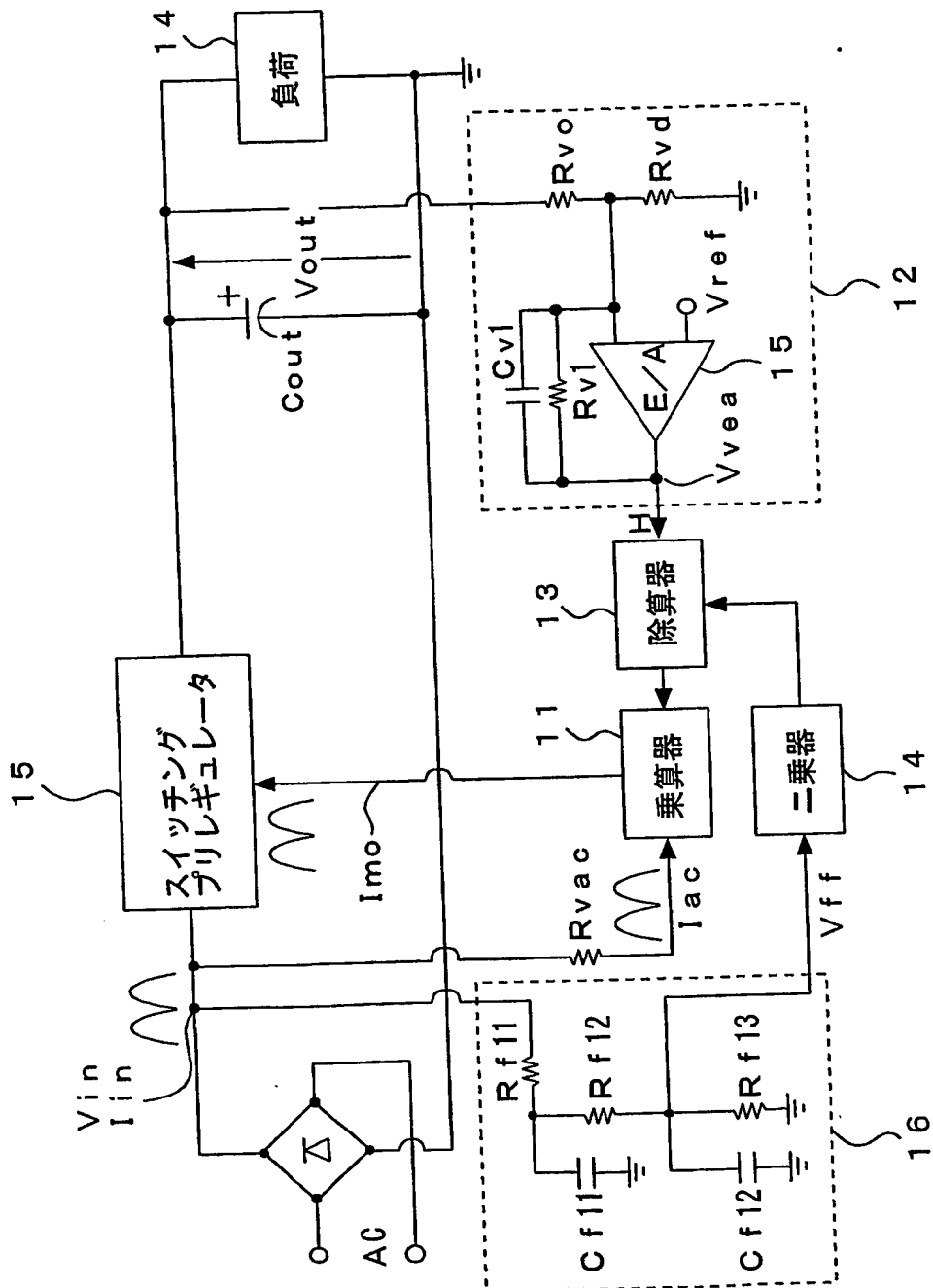
【図 7】



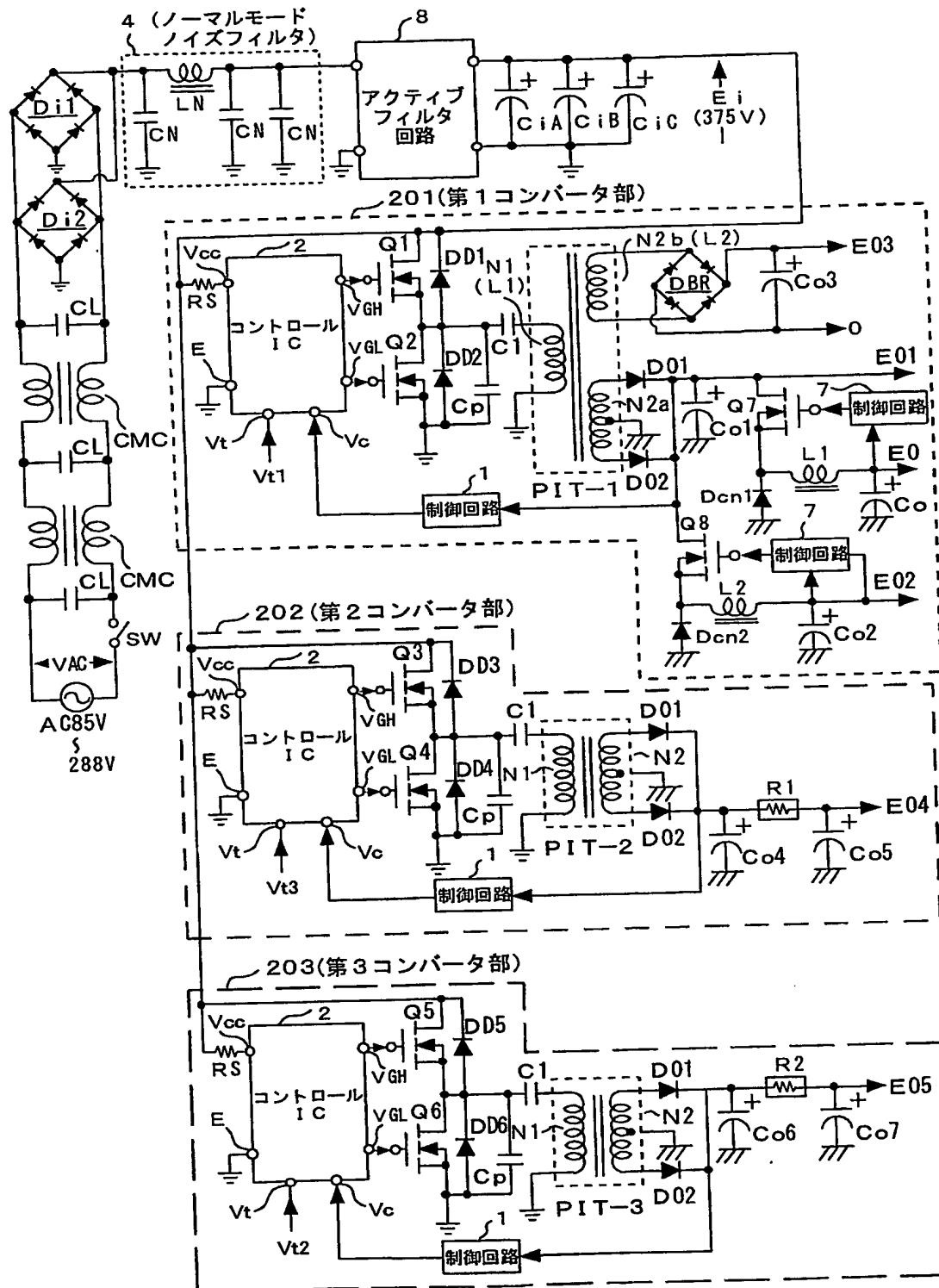
【図 8】



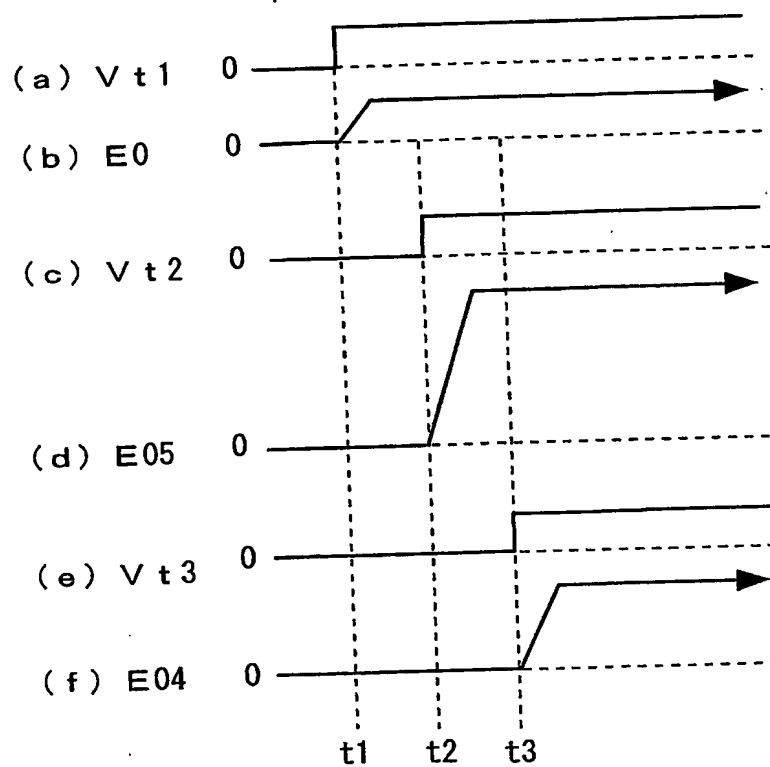
【図9】



【図10】



【図 11】



【書類名】 要約書

【要約】

【課題】 力率改善機能を備えるワイドレンジ対応のスイッチング電源回路として、コストダウン及び回路の小型軽量化を図る。

【解決手段】 整流平滑電圧 E_i を直流入力電圧として入力して動作するスイッチングコンバータ（第1、第2コンバータ部101、102）を複数備える。このスイッチングコンバータは、ハーフブリッジ結合方式による電流共振形コンバータに対して、部分共振電圧回路を組み合わせた複合共振形コンバータである。そして、直流入力電圧（ E_i ）を生成する整流回路については、AC150V以下では倍電圧整流回路で、AC150V以上では全波整流回路となるように切り換え制御を行う構成とする。力率改善は、力率改善用トランス（疎結合トランスVFT）によって、各複合共振形コンバータのスイッチング出力を整流電流経路に電圧帰還して、整流ダイオードにより整流電流を断続させ、これにより交流入力電流の導通角を拡大させることで行う。

【選択図】 図1

認定・付加情報

| | |
|---------|----------------|
| 特許出願の番号 | 特願 2002-381226 |
| 受付番号 | 50201989919 |
| 書類名 | 特許願 |
| 担当官 | 小野塚 芳雄 6590 |
| 作成日 | 平成15年 2月20日 |

<認定情報・付加情報>

【特許出願人】

【識別番号】

000002185

【住所又は居所】

東京都品川区北品川6丁目7番35号

【氏名又は名称】

ソニー株式会社

【代理人】

申請人

【識別番号】

100086841

【住所又は居所】

東京都中央区新川1丁目27番8号 新川大原ビル6階

【氏名又は名称】

脇 篤夫

【代理人】

【識別番号】

100114122

【住所又は居所】

東京都中央区新川1丁目27番8号 新川大原ビル6階 脇特許事務所

【氏名又は名称】

鈴木 伸夫

次頁無

特願 2 0 0 2 - 3 8 1 2 2 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 8 5]

| | |
|----------|--------------------------|
| 1. 変更年月日 | 1 9 9 0 年 8 月 3 0 日 |
| [変更理由] | 新規登録 |
| 住 所 | 東京都品川区北品川 6 丁目 7 番 3 5 号 |
| 氏 名 | ソニー株式会社 |